

## 一. 芯片介绍与特性

MS3999 是一款四通道可编程电流的 DMOS 全桥驱动器，可以驱动两个步进电机或者四个直流电机。每个全桥的驱动电流在 36V 电源下可以工作到 1.2A。MS3999 集成了固定关断时间的 PWM 电流校正器；另外，芯片还集成了一个四通道 8bit 的 DAC（数模转换器），实现驱动器的通道电流的数字化控制；通过数字 I2C 接口对 DAC 输入编程，可实现 256 微步进式电机驱动。PWM 电流校正器使用混合衰减模式，可以减小音频电机噪声，提高步进精度以及降低功耗。芯片还内置内部同步整流控制电路以降低 PWM 工作时的功耗。

芯片集成的保护电路有热关断迟滞，低压关断保护（UVLO）以及翻转电流保护，因此可以不需要特定的电源启动次序。

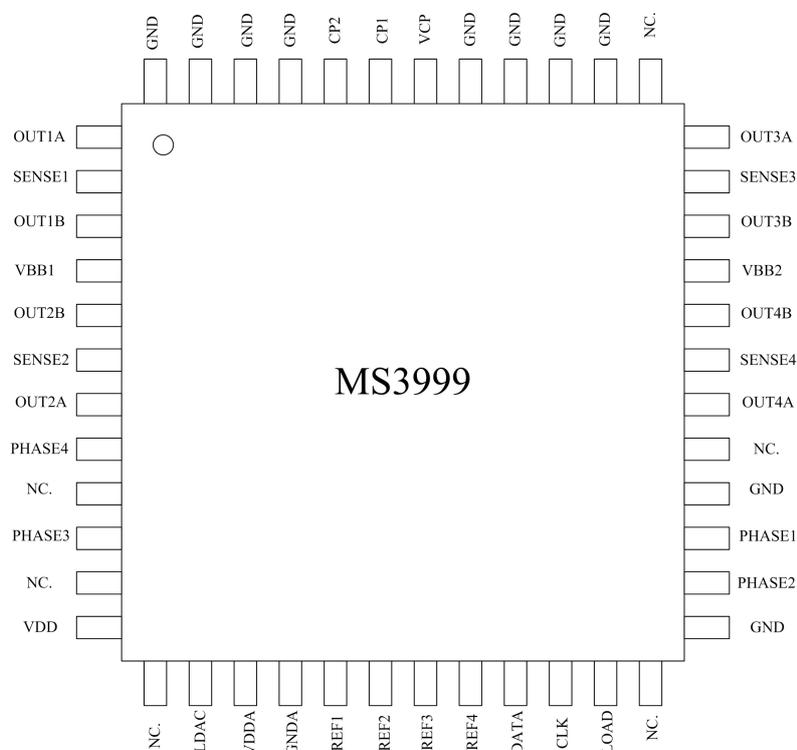
MS3999 采用 TQFP48 封装

### 芯片特性：

- 36V 输出
- 四通道全桥
- 四通道 8bitDAC
- DAC 可编程 1 倍或 2 倍的输出
- 双步进电机驱动
- 大电流输出
- 3.3 V 和 5 V 逻辑
- 同步整流
- UVLO
- 过热保护，翻转保护



## 二. 芯片管脚



管脚号	管脚名称	管脚描述
1	OUT1A	DMOS H 桥通道 1 输出 A 脚
2	SENSE1	通道 1 Sense 电阻脚
3	OUT1B	DMOS H 桥通道 1 输出 B 脚
4	VBB1	负载电源 1
5	OUT2B	DMOS H 桥通道 2 输出 B 脚
6	SENSE2	通道 2 Sense 电阻脚
7	OUT2A	DMOS H 桥通道 2 输出 A 脚
8	PHASE4	通道 4 方向控制输入脚
10	PHASE3	通道 3 方向控制输入脚
12	VDD	逻辑电源
14	LDAC	DAC 数据装载。当 LDAC 为高，输入的数据被读到串行接口时 DAC 的输出不会被更新，只有当 LDAC 由高变为低时，DAC 的输出才会更新
15	VDDA	模拟电源

16	GNDA	模拟地
17	REF1	DAC 1 通道的参考电压
18	REF2	DAC 2 通道的参考电压
19	REF3	DAC 3 通道的参考电压
20	REF4	DAC 4 通道的参考电压
21	DATA	串行接口数字数据输入。每一位数据在时钟信号的下降沿被写入串行接口的寄存器中
22	CLK	串行接口时钟。输入的串行数据在该输入时钟的下降沿时被写入串行接口的寄存器中
23	LOAD	串行接口数据装载。当 LDAC 为低时，在 LOAD 的下降沿数据被锁存到输出锁存器，并立即在 DAC 被选择的通道中转换产生模拟信号
25	GND	
26	PHASE2	通道 2 方向控制输入脚
27	PHASE1	通道 1 方向控制输入脚
28	GND	地
30	OUT4A	DMOS H 桥通道四输出 A 脚
31	SENSE4	通道四 Sense 电阻脚
32	OUT4B	DMOS H 桥通道四输出 B 脚
33	VBB2	负载电源
34	OUT3B	DMOS H 桥通道三输出 B 脚
35	SENSE3	通道三 Sense 电阻脚
36	OUT3A	DMOS H 桥通道三输出 A 脚
38	GND	地
39	GND	地
40	GND	地
41	GND	地
42	VCP	储存电荷电容脚
43	CP1	电荷泵电容脚
44	CP2	电荷泵电容脚
45	GND	地
46	GND	地
47	GND	地
48	GND	地
9,11,13,24, 29, 37	NC.	无连接
-	PAD	裸露的散热片脚，须直接焊接到 PCB 版



## 四. 芯片参数

极限参数:

参数	名称	条件	范围	单位
负载电源	V <sub>BB</sub>		-0.5~36	V
		调制脉宽 < 1us	38	V
逻辑电源	V <sub>DD</sub>		-0.4~7	V
模拟电源	V <sub>DDA</sub>		-0.4~7	V
输出电流	I <sub>OUT</sub>	极限值与周期, 温度, 热累计等有关, 在任何应用环境下, 注意电流不要超过标示值, 温度不要超过 150°C	1.2	A
		调制脉宽 < 1us	2.8	A
逻辑输入电压范围	V <sub>in</sub>		-0.3~7	V
Sensex 脚电压	V <sub>sensex</sub>		0.5	V
		调制脉宽 < 1us	2.5	V
工作温度	T <sub>A</sub>		-20~85	°C
结温	T <sub>Jmax</sub>		150	°C
储存温度	T <sub>stg</sub>		-40~125	°C

电气参数:

如无其他说明测试条件 Ta=25°C, V<sub>BB</sub>=36V

参数	名称	测试条件	最小	标称	最大	单位
<b>驱动部分</b>						
驱动电源	V <sub>BB</sub>		8.0	-	36	V
逻辑电源	V <sub>DD</sub>		3.0	-	5.5	V
模拟电源	V <sub>DDA</sub>		2.7		5.25	V
基准输入	REF <sub>1234</sub>	Pin REF <sub>1234</sub> 输入			V <sub>DDA</sub> -1.5	V
V <sub>DD</sub> 电流	I <sub>DD</sub>		-	7	10	mA
输出电阻	R <sub>DS</sub> (on)	源驱动, I <sub>out</sub> =1.2A, T <sub>j</sub> =25	-	700	800	mΩ
		漏驱动, I <sub>out</sub> =1.2A, T <sub>j</sub> =25	-	700	800	mΩ

Vf, 输出		Iout=1.2A	-	-	1.2	V
输出泄露	IDSS	输出, Vout=0 to VBB	-20	-	20	uA
VBB 电流	IBB	Iout=0mA, 输出开启, PWM=50kHz, DC=50%	-	-	8	mA
逻辑输入电平	Vin (1)		0.7VDD	-	-	V
	Vin (2)		-	-	0.3VDD	V
逻辑输入电流	Iin		-20	<1.0	20	uA
迟滞	Vhys		150	300	500	mV
传播延迟时间	Tpd	PWM 转换 源驱动打开	350	550	1000	ns
		PWM 转换 源驱动关闭	35	-	300	ns
		PWM 转换 漏驱动打开	350	550	1000	ns
		PWM 转换 漏驱动关闭	35	-	250	ns
翻转延迟	Tcod		300	425	1000	ns
空白时间	Tblank		0.7	1	1.3	us
VBB UVLO	VUV (VBB)	VBB 上升	7.3	7.6	7.9	V
VBB 迟滞	VUV (VBB) hys		400	500	600	mV
VDD UVLO	VUV (VDD)	VDD 上升	2.65	2.8	2.95	V
VDD 迟滞	VUV (VDD) hys		75	105	125	mV
过温保护	Tjtsd		155	165	175	°C
过温保护迟滞	Tjtsd-hys		-	15	-	°C
<b>DAC 参数 (增益为 1) (如无特殊条件: VDDA=3.3V ± 5%, VREF=2V)</b>						
电源电流	IVDDA	VDDA=3.3V			2	mA
输入基准电压	VREF1234	Pin REF1,2,3,4	0		2.5V	V
输入基准电流	Iref	VDDA=3.3V VREF1234=1.5V			± 10	μ A
末端线性误差 <sup>注1</sup>	EL	VREF1234=1.25V Gain=2			± 1	LSB
微分线性误差 <sup>注2</sup>	ED	VREF1234=1.25V Gain=2			± 0.9	LSB
零点误差 <sup>注3</sup>	EZS	VREF=1.25V Gain=2	0		30	mV
零点误差温度系数 <sup>注4</sup>		VREF=1.25V Gain=2		10		μ V/°C

满刻度误差 <sup>注5</sup>	E <sub>FS</sub>	V <sub>REF</sub> =1.25V Gain=2			±60	mV
满刻度温度系数 <sup>注6</sup>		V <sub>REF</sub> =1.25V Gain=2		±25		μV/°C
电源灵敏度 <sup>注7, 注8</sup>	PSRR			0.5		mV/V
<b>DAC 参数 (增益为 2) (如无特殊条件: VDDA=3.3V±5%, VREF=2V)</b>						
高电平输入电流	I <sub>IH</sub>	V <sub>I</sub> =VDD			±10	μA
低电平输入电流	I <sub>IL</sub>	V <sub>I</sub> =0			±10	μA
电流沉输出	I <sub>O(sink)</sub>	Each DAC Output	20			μA
电流源输出	I <sub>O(source)</sub>	Each DAC Output	2			mA
输入电容	C <sub>i</sub>			15		pF
输入参考电容				15		pF
电源电流	I <sub>DD</sub>	VDDA=5V			2	mA
输入基准电压	V <sub>REF1234</sub>	Pin REF1,2,3,4	0		1.25V	V
输入基准电流	I <sub>ref</sub>	VDDA=5V V <sub>REF</sub> =2V			±10	μA
末端线性误差 <sup>注1</sup>	E <sub>L</sub>	V <sub>REF</sub> =2V Gain=2			±1	LSB
微分线性误差 <sup>注2</sup>	E <sub>D</sub>	V <sub>REF</sub> =2V Gain=2 见注 2			±0.9	LSB
零点误差 <sup>注3</sup>	E <sub>ZS</sub>	V <sub>REF</sub> =2V Gain=2	0		30	mV
零点误差温度系数 <sup>注4</sup>		V <sub>REF</sub> =2V Gain=2		10		μV/°C
满刻度误差 <sup>注5</sup>	E <sub>FS</sub>	V <sub>REF</sub> =2V Gain=2			±60	mV
满刻度温度系数 <sup>注6</sup>		V <sub>REF</sub> =2V Gain=2		±25		μV/°C
电源灵敏度 <sup>注</sup>	PSRR			0.5		mV/V

7. 注8						
-------	--	--	--	--	--	--

- 注：1. 积分非线性误差是实际输出偏离从 0 点到满刻度这条曲线的最大值（不包括零点和满刻度误差）。
2. 微分非线性误差是 8 位数字码中任意两个相邻的数字码产生的输出电压的改变量与 1LSB 的差值。  
单调意味着输出电压的变化方向与数字输入码的变化方向是一致的。
3. 零点误差是指当输入为全 0 时输出电压与 GND 的差值。
4. 零点误差温度系数是由下面的公式确定的：  

$$ZSETC = [ZSE(T_{max}) - ZSE(T_{min})] / V_{REF} \times 10^6 / (T_{max} - T_{min})$$
5. 满刻度误差在负载电阻 10KΩ 的条件下，输入为全 1 时，实际电压输出与理想输出的差值。
6. 满刻度误差温度系数是由下面的公式确定的：  

$$FSETC = [FSE(T_{max}) - FSE(T_{min})] / V_{REF} \times 10^6 / (T_{max} - T_{min})$$
7. 零点误差抑制比的测量：8 位数字输入为全 0，电源电压 VDD 从 4.75V 到 5.25V 变化时测量它对输出电压的影响。
8. 满刻度误差抑制比的测量：8 位数字输入为全 1，电源电压 VDD 从 3V 到 3.6V 变化时测量它对输出电压的影响。

## 五. 功能描述

### 器件特性

MS3999 可以驱动两个步进电机或四个直流电机，也可以驱动一个步进电机加两个直流电机。输出 H 全桥为四个 N 型 DMOS 驱动管，受控于脉动宽度调制电路 (PWM)。每个 H 全桥的输出峰值电流由 Rsensex (sense 端电阻) 和 DACoutx (数模转换输出电压) 共同决定。

### PHASEx 方向控制脚:

PHASEx 值	方向
0	正电流 A→B
1	负电流 B→A

### 内部 PWM 电流控制原理

每个 H 全桥带有固定衰减时间的 PWM 电流控制电路,使得负载电流不超过设定值  $I_{TRIP}$ 。初始时, H 桥对角的一对源漏 DMOS 驱动管打开, 电流流入电机和电路检测 Rsense 电阻。当 Rsense 上的电压等于 DACout 电压时, 电流检测比较器重置 PWM 锁存器, 关断源端 DMOS 驱动管。

最大电流限制由 Rsense( $R_s$ )电阻大小以及 DACout(数模转换器的输出)的电压共同决定, 最大电流公式如下:

$$I_{TripMax} = V_{DACout} / (3 * R_s)$$

由于 DAC 的输出公式 (见 11 页):  $V(DACout1|2|3|4) = REF \times \frac{CODE}{256} \times (1 + RNG)$

所以电流实际是由 REF, 数字编程 CODE, 增益选择 RNG 共同确定。

另外注意, 应用中 Rsense 上的最大电压值不要超过  $\pm 500mV$ 。

### 固定关断时间

内部的 PWM 控制电路集成一固定时间脉冲来关断驱动器, 关断时间  $t_{off}$  内置为 9us。

### 无效时间

在内部电路控制使得输出发生变化时, 此功能可以关断输出电流检测比较器, 以防止输出误检测, 比如说过冲电流, 嵌位二极管的反向恢复电流, 输出电容引起的反向传输等等。无效时间设置为 1us。

### 电荷泵 (CP1 与 CP2)

电荷泵电路产生一个比  $V_{BB}$  高的电源来驱动 H 桥的源端 DMOS 管。应用中由于充放电的需要, CP1 与 CP2 间需要接一个 0.1uF 的陶瓷电容。VCP 与  $V_{BBx}$  之间也需要接一个 0.1uF 的陶瓷电容来存储电荷。

### 关断功能

当超过结温, VCP 过低等意外出现时, 输出被关断。在启动时, 低压关断电路 (UVLO) 可以关断输出。

### 同步整流

当内部固定衰减时间电路触发，PWM 关断起作用时，负载电流会产生回流。MS3999 同步整流电路在电流衰落的过程中，会打开相应的 DMOS 管，用  $R_{dson}$  电阻来短接寄生体二极管，可以有效降低功耗。当检测到零电流时，同步整流被关断以防止负载电流反向。

### 混合衰减模式

H 桥工作在混合衰减模式；如下图所示，当电流达到限流值时，进入快速衰减模式，持续时间为整个衰减模式的 30.1% ( $t_{FD}$ )；然后系统进入慢速衰减模式。在快衰减与慢衰减转换期间，驱动器会被关断 600ns（死区时间），此设置可以有效防止桥穿通现象。如下图 2 图 3 所示，在死区时间，同步整流不再起作用，芯片只工作在快速和慢速衰减模式下。

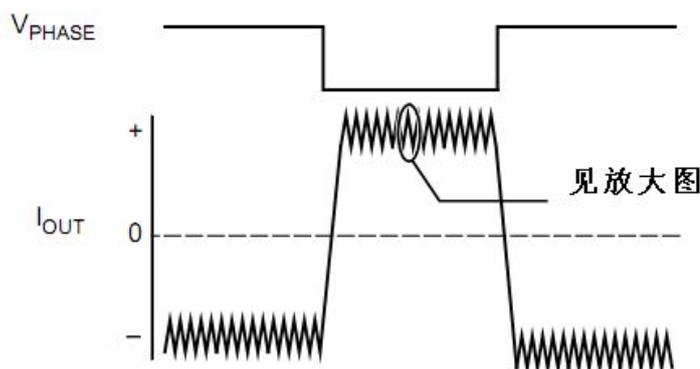


图 2 混合衰减模式图

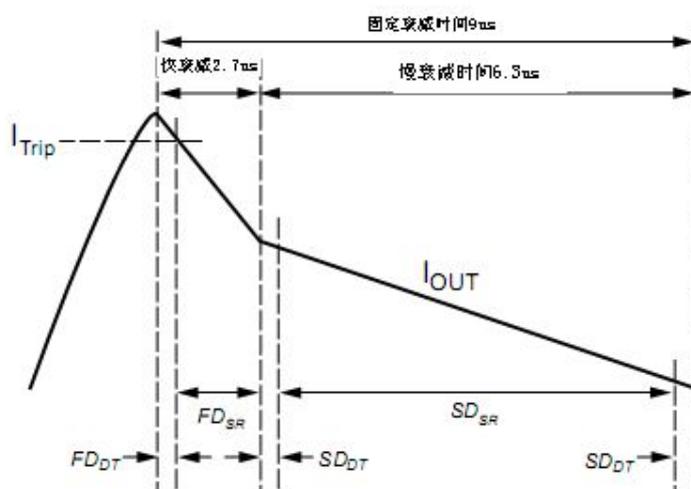


图 3 混合衰减模式放大图

### 数模转换器 DAC:

通过 I2C 数字接口 CLK, DATA 输入 11bit 的数据，其中 8bit 是作为 DAC 的输入，经 DAC 以及放大器后转换成电流比较器的基准电压  $V_{DACout1234}$ 。编程输入不同的数字序列，得到不同的 H 桥的输出电流。比如：编程使得 DAC 第一通道的  $V_{DACout1}$  按照半波的  $\sin x$

变化，第二通道的  $V_{DACout2}$  按照半波的  $\cos x$  变化，两个通道组合可以控制步进电机平稳转动。

### 1.电阻串型 DAC

MS3999DAC 由 4 路电阻串型 DAC 实现的，每一路 DAC 的核心是带 256 个抽头的电阻，表 1 是每个抽头处的电平和对应的 256 个数字码的对应关系。电阻串中，电阻的一端连接 GND，另一端连接输入缓冲器的输出端。电阻串保证了单调性。线性度由电阻串的匹配精度和输出缓冲器的性能决定。参考电压输入缓冲器时，DAC 对于参考源可以视为一个高阻抗的负载。每个 DAC 的输出均由增益可配置的运算放大器缓冲，选择 1 倍或 2 倍增益输出。电路上电时，DAC 的数字输入端被置为全 0。每个 DAC 的输出电压用下列公式表示：

$$V(DACout1|2|3|4) = REF \times \frac{CODE}{256} \times (1 + RNG)$$

CODE 的范围是 0~255，范围控制位 RNG 是 0 或 1，它位于串行命令字中。

表 1 理想传输特性

D7	D6	D5	D4	D3	D2	D1	D0	输出电平
0	0	0	0	0	0	0	0	GND
0	0	0	0	0	0	0	1	$(1/256) \times REF (1+RNG)$
•	•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•	•
0	1	1	1	1	1	1	1	$(127/256) \times REF (1+RNG)$
1	0	0	0	0	0	0	0	$(128/256) \times REF (1+RNG)$
•	•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•	•
1	1	1	1	1	1	1	1	$(255/256) \times REF (1+RNG)$

### 2.工作时序

MS3999 有 4 种可供选择的控制方式，分别如图 1-图 4 所示。

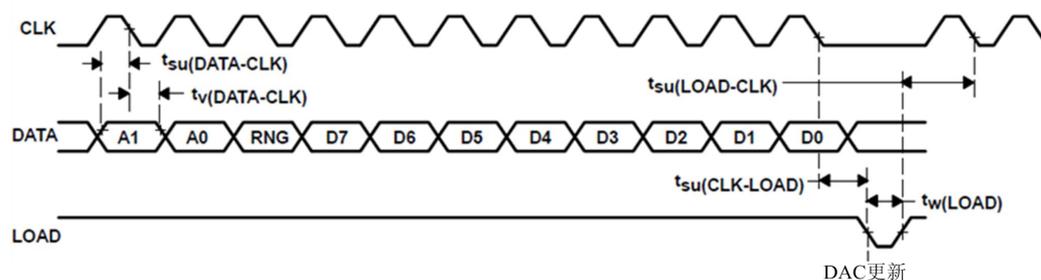


图4. LOAD 控制的输出更新 (LDAC=Low)

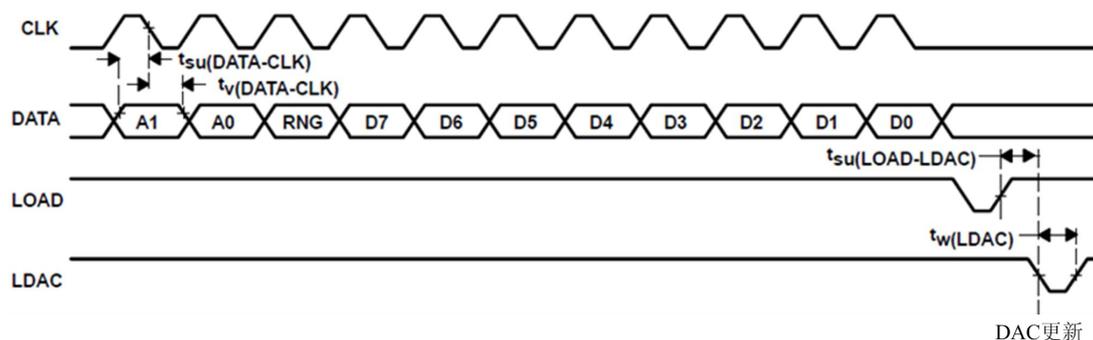


图5. LDAC 控制的输出更新

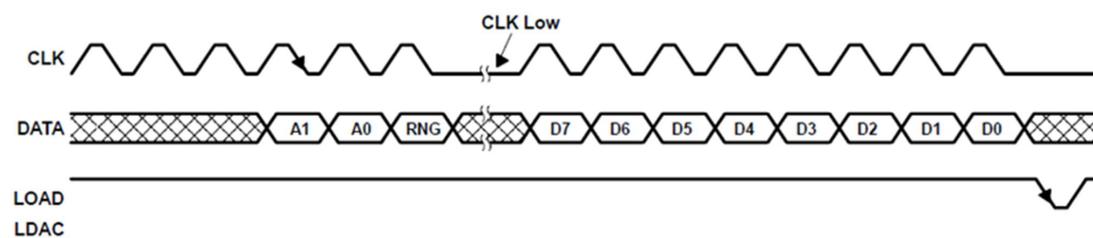


图6. LOAD 控制的输出更新, 使用8位串行命令字 (LDAC=Low)

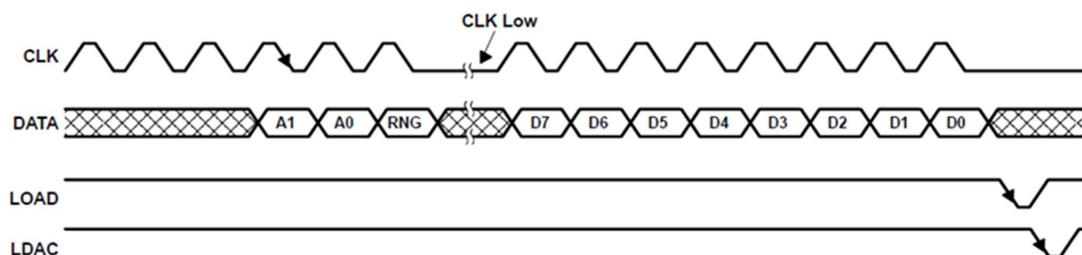


图7. LDAC 控制的输出更新, 使用8位串行命令字

当 LOAD 为高时, 在 CLK 的下降沿, DATA 引脚上的数据被写入锁存器。一旦所有的数据被锁存, LOAD 被拉低, 数据从串行输入寄存器中传送到被选择的那一路 DAC 进行工作, 如图 1 所示。当 LDAC 为低时, DAC 的输出电压在 LOAD 变为低电平时立即被更新。在串行数据写入过程中 LDAC 为高时, 新的数据被锁存, 只有在等待 LDAC 被拉低时才进行数模转换, 如图 2 所示。最高有效位 (MSB) 首先被写入, 数据转换过程需要 8 个时钟周期, 如图 3 和图 4 所示。表 2 列出了定时关系。

表 2. MS3998DAC 的时序关系

描述	最小	典型	最大	单位
CLK 频率			10	MHz
建立时间, 数据输入, $t_{su}(DATA-CLK)$ (见图 4 和图 5)	50			ns
有效时间, 数据输入有效在 CLK↓后, $t_v(CLK\_LOAD)$ (见图 4 和图 5)	50			ns
建立时间, CLK 下降沿到 LOAD, $t_{su}(CLK-LOAD)$ (见图 4)	50			ns
建立时间, LOAD↑到 CLK↓, $t_{su}(LOAD-CLK)$ (见图 4)	50			ns
脉冲宽度, LOAD, $t_w(LOAD)$ (见图 4)	250			ns

脉冲宽度, LDAC, $t_{w(LDAC)}$ (见图 5)	250	ns
建立时间, LOAD $\uparrow$ 到 LDAC $\downarrow$ , $t_{su(LOAD-LDAC)}$ (见图 5)	0	ns

表 3 列举了 A1 和 A0 对应的 DAC 通路的选择。RNG 位控制输出电压的范围。当 RNG = Low 时, 输出电压的范围介于参考电压和地之间。当 RNG = High, 输出电压的范围介于 2 倍的参考电压和地之间。

表 3. 串行输入译码

A1	A0	选择 DAC 通道
0	0	DAC1
0	1	DAC2
1	0	DAC3
1	1	DAC4

### 步进电机细分控制

(以下 1, 2 通道为例, 3, 4 通道类同)

使用两通道 H 桥, 结合两路 DAC, 两个方向控制 phasex 脚, 可以实现微步进的步进电机控制。下面是控制的时序图, 其中 DACout1,2 为数字控制的 DAC 的输出, Ia, Ib 为步进电机两相电流:

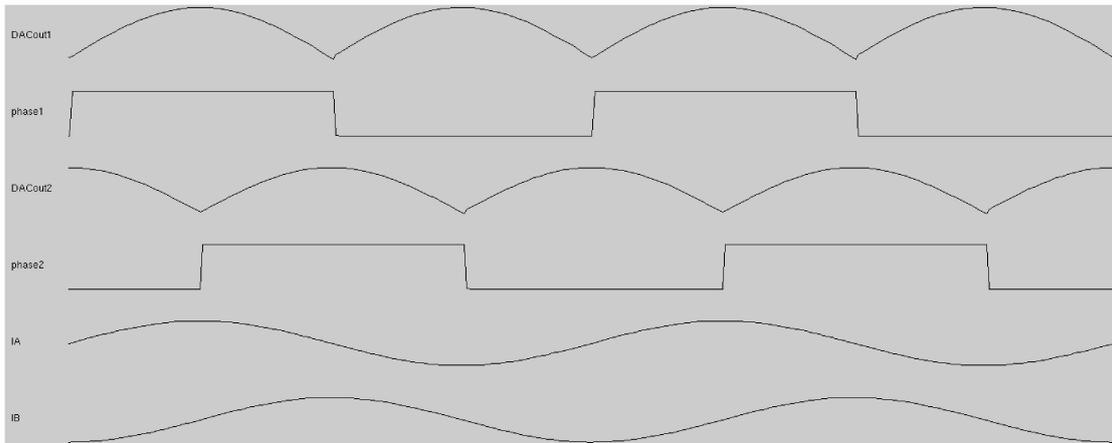
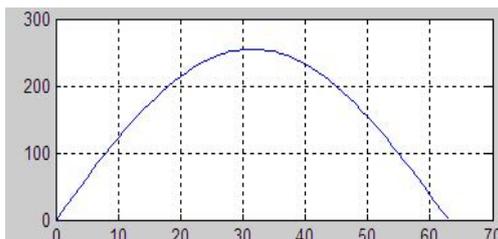


图 8: 步进电机细分控制示意图

DACout1 与 DACout2 电压通过数字编程控制 DAC 的输入实现; 32, 64, 128, 256 微步 步进细分的 sin 半波的 DAC 输入数字序列可参考如下表格(cos 半波相移  $\pi/2$ ), 使用中转换为 8bit 的 2 进制在 DATA 管脚串行输入:

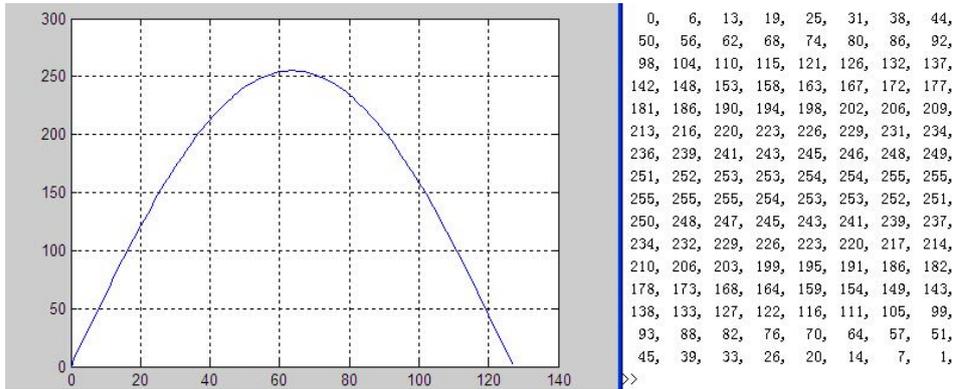
32 步进细分如下:



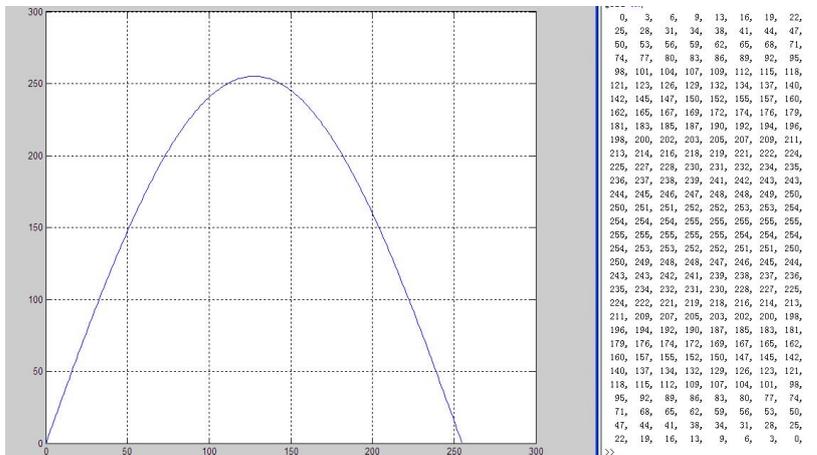
```

0, 13, 25, 38, 51, 63, 75, 87,
99, 111, 122, 133, 144, 154, 164, 174,
183, 191, 199, 207, 214, 221, 227, 233,
237, 242, 246, 249, 251, 253, 254, 255,
255, 254, 253, 251, 249, 246, 242, 237,
232, 227, 221, 214, 207, 199, 191, 182,
173, 164, 154, 143, 133, 122, 110, 99,
87, 75, 62, 50, 37, 25, 12, 1,
    
```

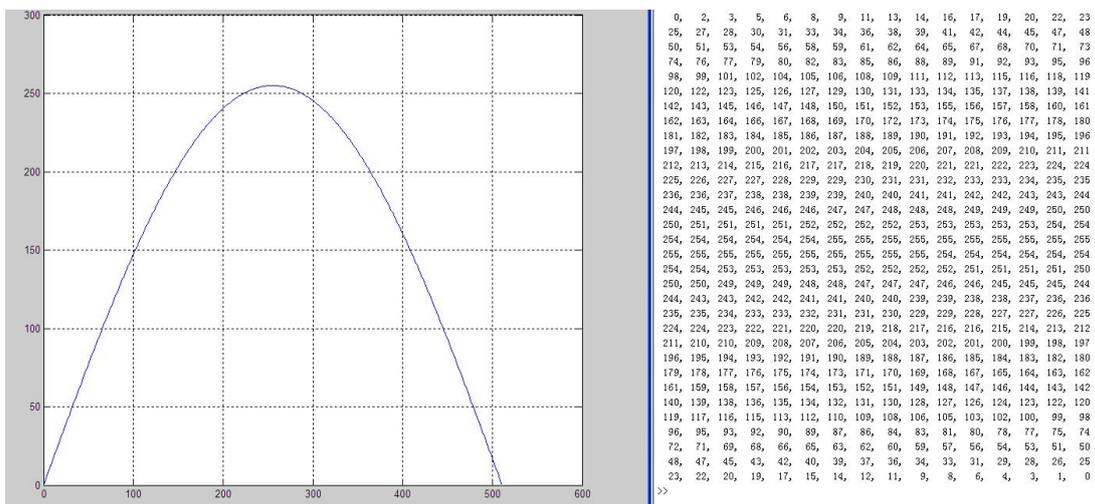
64 微步进细分如下:



128 细分:



256 细分



## 六. 应用说明

### 直流电机控制

芯片集成四路 H 桥驱动，每路都设置了独立的 PWM 电流控制电路，所以可以驱动四个 1.2A 电流的直流电机。应用中可以通过 4 个通道的 D A C 分别控制电流，phase 脚来控制电机的正转，反转。

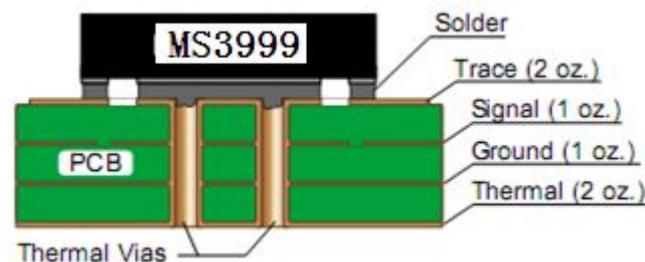
### 版图制作

印刷电路板需要使用厚地板。为了获得更好的性能与散热，MS3999 最好能直接焊接在板上。在 MS3999 的背面是金属散热片，直接焊在 PCB 外露板上可以将热量发散到其他层。

### 版图地线

为了减小地电位漂移问题，须在 PCB 板中靠近芯片的位置设置一个单点低阻的特殊地线。一般地，MS3999 的散热片与 PCB 板的接触地线位置是理想的特殊地线位置。

低阻的特殊地线可以有效防止地电平漂移和保证电源电压的稳定性。下图是一个示意图，说明如何在芯片的底部设置特殊的地线，既当做低阻地接触，同时接到散热片。



### SENSE 脚设置

Sense 脚电阻  $RS_x$  必须通过一个低阻的通路到地线，因为  $RS_x$  会流过大电流，并且产生一精确的反馈电压到 sense 比较器。长的地线会产生额外电阻，形成不确定的电压降，降低 sense 比较器的精度。

当选择 sense 电阻时，注意保证工作中 sense 脚的电压不要超过正负 500mV。



## 八. 封装图

