

微控制器(MCU)电路

1. 描述

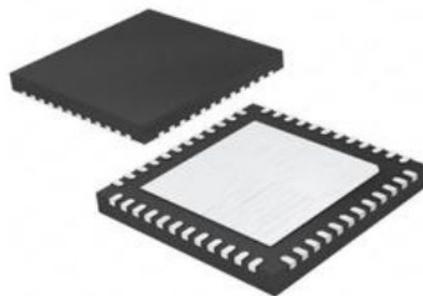
MS616F512NS 是一款低功耗 16 位 RISC 的 MCU。MS616F512NS 具有五种低功耗模式，可以大大延长便携式设备中电池寿命。数字振荡器 (DCO) 可以在 $6\mu s$ 内将 CPU 从低功耗模式中唤醒。

2. 主要特点

- 低电源电压范围，1.8V 至 3.6V
- 超低功耗：
 - 工作状态： $280\mu A$ (1MHz, 2.2V)
 - 待机状态： $1.1\mu A$
 - 关机状态 (RAM 保持)： $0.1\mu A$
- 五种省电模式
- 可在 $6\mu s$ 内从待机模式到唤醒模式
- 16 位的精简指令集架构，125ns 的指令周期
- 16 位的定时器 B 具有 7 个捕获比较寄存器
- 16 位的定时器 A 具有 3 个捕获比较寄存器
- 片内集成一个比较器
- 串行通信接口 (USART)，可选同步 (UART) 或异步 (SPI) 模式
- 低电压检测模块
- 可通过 JTAG 对 Flash 在线编程
- 可通过 Bootstrap Loader，对 Flash 在线编程
- 2KB 的 RAM
- 62KB+128B 的 Flash 存储空间

3. 产品规格分类

产品	封装形式	打印名称
MS616F512NS	QFN48	MS616F512NS



QFN48

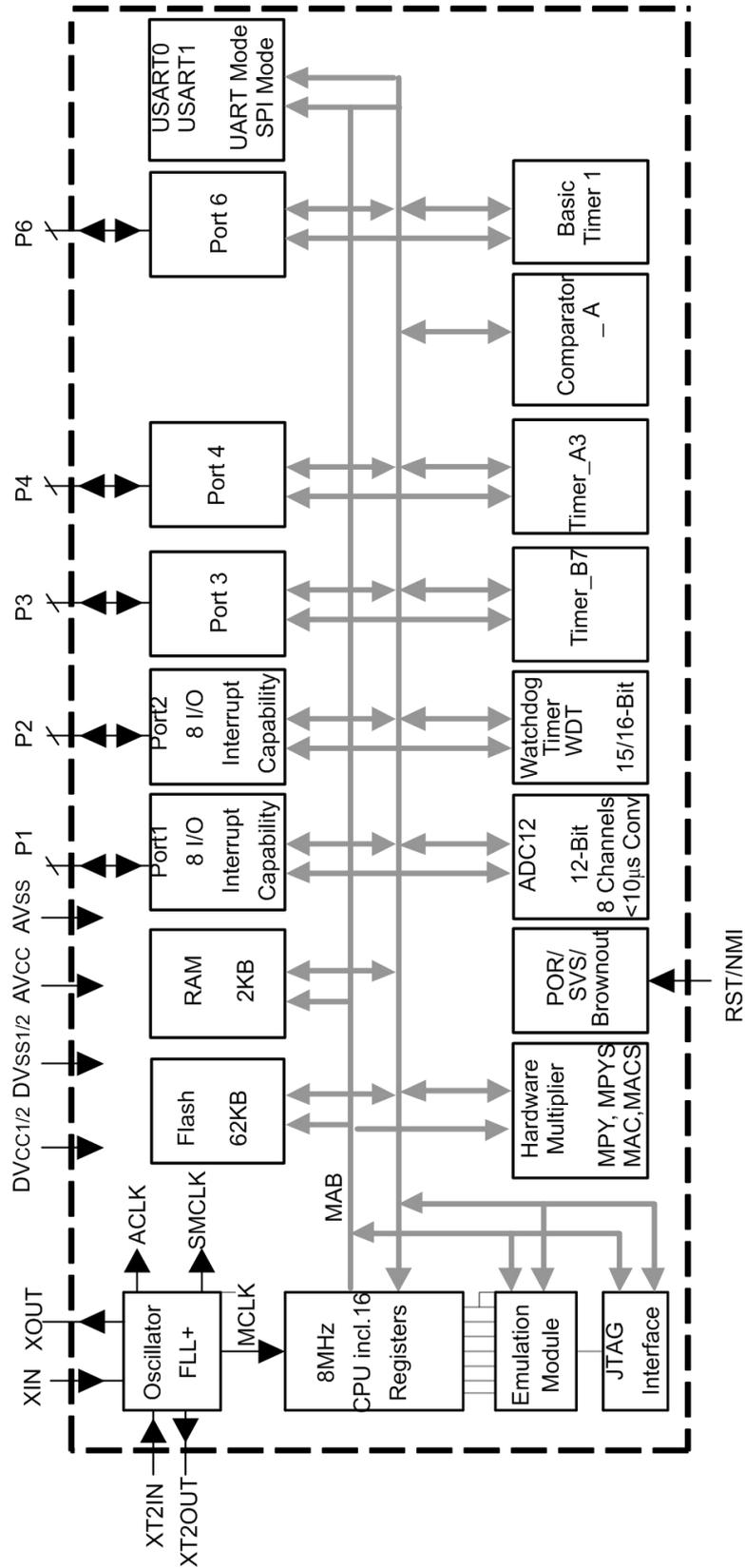
应用

- 测量领域
- 工业控制领域

目录

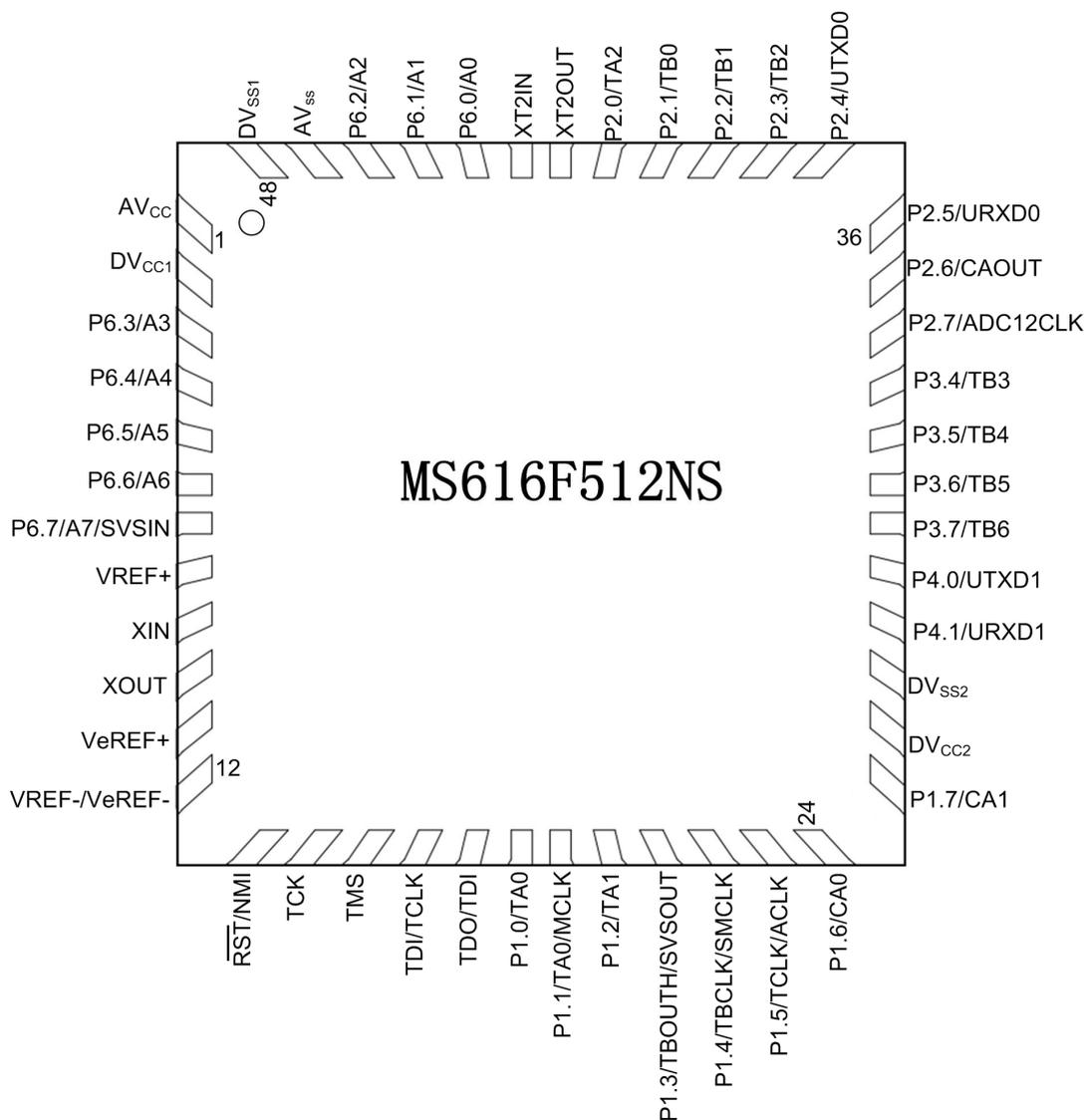
1.	描述.....	1
2.	主要特点.....	1
3.	产品规格分类.....	1
4.	内部框图.....	3
5.	管脚定义.....	4
6.	最大额定值.....	7
7.	电气参数.....	7
8.	工作模式.....	27
9.	特殊寄存器.....	28
10.	资源地址分配.....	29
11.	CPU 指令系统.....	37
12.	FLL+时钟模块.....	41
13.	Flash 存储器.....	46
14.	数字 I/O.....	50
15.	看门狗定时器.....	53
16.	基本定时器.....	55
17.	定时器 A.....	58
18.	定时器 B.....	64
19.	16 位硬件乘法器.....	69
20.	USART 外围接口 — UART 模式.....	71
21.	USART 外围接口 — SPI 模式.....	78
23.	SVS 电源电压监控模块.....	82
24.	比较器 A.....	84
25.	ADC12.....	87
26.	JTAG 熔丝检查模式.....	95
27.	封装尺寸.....	96

4. 内部框图



5. 管脚定义

QFN48 封装 (俯视图)



管脚功能说明			
序号	管脚名	I/O	描述
1	AVCC		模拟电源电压，正极
2	DVCC1		数字电源电压，正极。
3	P6.3/A3	I/O	通用数字I/O接口 / 12位ADC模拟输入A3。
4	P6.4/A4	I/O	通用数字I/O接口 / 12位ADC模拟输入A4。
5	P6.5/A5	I/O	通用数字I/O接口 / 12位ADC模拟输入A5。
6	P6.6/A6	I/O	通用数字I/O接口 / 12位ADC模拟输入A6。
7	P6.7/A7/SVSIN6	I/O	通用数字I/O接口 / 12位ADC模拟输入A7 / 电源电压监测 (SVS) 的模拟输入。
8	VREF+	O	ADC中基准电压的正输出端。
9	XIN	I	晶体振荡器XT1的输入端口，可以连接标准晶振和时钟晶振。
10	XOUT	O	晶体振荡器XT1输出端口。
11	V _{REF+}	I	ADC外部基准电压的输入端口。
12	V _{REF-} /V _{REF-}	I	ADC基准电压的负端，包括内部基准电压和外部基准电压的负端。
13	RST/NMI	I	复位输入和非屏蔽中断输入。
14	TCK	I	测试时钟，TCK为芯片烧写和测试的时钟输入端口。
15	TMS	I	测试模式选择，TMS用来作为芯片烧写和测试的输入端口。
16	TDI/TCLK	I	测试数据输入或测试时钟输入，芯片保护熔丝连接到TDI / TCLK。
17	TDO/TDI	I/O	测试数据输出，TDO / TDI数据输出或烧写数据的输入端。
18	P1.0/TA0	I/O	通用数字I/O接口 / 计时器A捕获输入: CCI0A, 比较输出: Out0 / BSL输出。
19	P1.1/TA0/MCLK	I/O	通用数字I/O接口 / 计时器A捕获输入: CCI0B / 主时钟MCLK输出。TA0 (仅作为输入管脚) / BSL的输入。
20	P1.2/TA1	I/O	通用数字I/O接口 / 计时器A捕获输入: CCI1A, 比较输出: Out1。
21	P1.3/TBOUTH/ SVSOUT	I/O	通用数字I/O接口 / 切换计时器B (TB0 to TB6) 所有PWM数字输出端口到高阻态 / SVS比较器的输出。
22	P1.4/TBCLK/ SMCLK	I/O	通用数字I/O接口 / 计时器B的输入时钟TBCLK / 子系统时钟SMCLK输出。
23	P1.5/TACLK/ ACLK	I/O	通用数字I/O接口 / 计时器A的时钟信号TACLK的输入 / 辅助时钟ACLK输出(经过1, 2, 4, 8分频)。
24	P1.6/CA0	I/O	通用数字I/O接口 / 比较器A输入。
25	P1.7/CA1	I/O	通用数字I/O接口 / 比较器A输入。
26	DVCC2		数字电源电压，正极。
27	DVSS2		数字电源电压，负极。
28	P4.1/URXD1	I/O	通用数字I/O接口 / UART模式下USART1的数据接收端。
29	P4.0/UTXD1	I/O	通用数字I/O接口 / UART模式下USART1传输数据输出。
30	P3.7/TB6	I/O	通用数字I/O接口 / 计时器B7模块CCR6的捕获输入: CCI6A/CCI6B, 比较输出: Out6。
31	P3.6/TB5	I/O	通用数字I/O接口 / 计时器B7模块CCR5的捕获输入: CCI5A/CCI5B, 比较输出: Out5。
32	P3.5/TB4	I/O	通用数字I/O接口 / 计时器B7模块CCR4的捕获输入: CCI4A/CCI4B, 比较输出: Out4。
33	P3.4/TB3	I/O	通用数字I/O接口 / 计时器B7模块CCR3的捕获输入: CCI3A/CCI3B, 比较输出: Out3。
34	P2.7/ADC12CLK	I/O	通用数字I/O接口 / 12位ADC的转换时钟。
35	P2.6/CAOUT	I/O	通用数字I/O接口 / 比较器A的输出。

管脚功能说明			
序号	管脚名	I/O	描述
36	P2.5/URXD0	I/O	通用数字I/O接口 / UART模式下USART0的数据接收端。
37	P2.4/UTXD0	I/O	通用数字I/O接口 / UART模式下USART0的数据传输端。
38	P2.3/TB2	I/O	通用数字I/O接口 / 计时器B7模块CCR2的捕获输入: CCI2A/CCI2B, 比较输出: Out2。
39	P2.2/TB1	I/O	通用数字I/O接口 / 计时器B7模块CCR1的捕获输入: CCI1A/CCI1B, 比较输出: Out1。
40	P2.1/TB0	I/O	通用数字I/O接口 / 计时器B7模块CCR0的捕获输入: CCI0A/CCI0B, 比较输出: Out0。
41	P2.0/TA2	I/O	通用数字I/O接口 / 计时器A的捕获输入: CCI2A, 比较输出: Out2。
42	XT2OUT	O	晶体振荡器XT2的输出。
43	XT2IN	I	晶体振荡器XT2输入。
44	P6.0/A0	I/O	通用数字I/O接口 / 12位ADC模拟输入A0。
45	P6.1/A1	I/O	通用数字I/O接口 / 12位ADC模拟输入A1。
46	P6.2/A2	I/O	通用数字I/O接口 / 12位ADC模拟输入A2。
47	AVSS		模拟电源电压, 负极。
48	DVSS1		数字电源, 负端。

6. 最大额定值

参 数	参 数 范 围	单 位
Vcc 到 Vss 的电差	-0.3~4.1	V
输入管脚电压	-0.3~VDD+0.3	V
设备二极管电流	±2	mA
工作温度(未编程)	-55~150	°C
存储温度(已编程)	-40~85	°C

注：超过最大额定值中列出的条件可能造成芯片的永久性损坏。这些只是额定的极限参数，并不代表芯片在超出“推荐运行条件”之外能够正常工作。在一段时间内工作在最大额定值将会影响芯片的可靠性。

所有的电压以地为参考。JTAG 熔丝烧断电压 V_{FB} 可以在最大额定值。当需要烧断熔丝时，由 TDI 引脚提供电压。

7. 电气参数

推荐的工作环境

参 数	符 号	测 试 条 件	最 小 值	典 型 值	最 大 值	单 位
电源电压	Vcc	程序执行时	1.8		3.6	V
		程序执行时且 SVS 开启， PORON=1	2.0		3.6	V
		Flash 编程时	2.7		3.6	V
电源电压	Vss		0		0	V
工作温度	T_A		-40		85	°C
LFXT1 晶振频率	f_{LFXT1}	XTS_FLL=0, 石英振荡器		32.768		kHz
		XTS_FLL=1, 陶瓷振荡器	450		8000	kHz
		XTS_FLL=1, 晶体振荡器	1000		8000	kHz
XT2 晶振频率	f_{XT2}	陶瓷振荡器	450		8000	kHz
		晶体振荡器	1000		8000	kHz
系统时钟频率	F_{System}	Vcc=1.8V	DC		4.15	MHz
		Vcc=3.6V	DC		8	MHz

注：1. 推荐 AVcc 与 DVcc 使用同一个电源。AVcc 与 DVcc 之间的电压差值不能超过 0.3V。

2. 最小的工作电压是当电源电压低到引发 POR 时的电压。当电源电压上升到最小电压值加上 SVS 的滞后电压之和时，POR 信号停止。

3. 在 LF 模式下，LFXT1 振荡器需要外接一个石英振荡器。在 XT1 模式下，LFXT1 需要外接一个陶瓷振荡器或晶体振荡器。

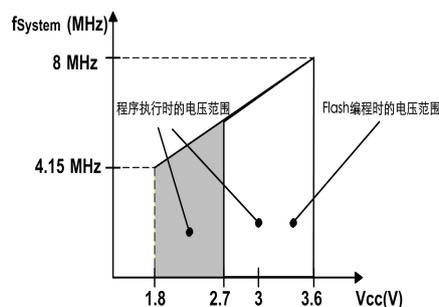


图 1: MS616F512NS 电压与工作频率的关系

参 数	符 号	测 试 条 件		最小值	典型值	最大值	单 位	
工作模式 f _{MCLK} =f _{SMCLK} =1MHz, f _{ACLK} =32768Hz XTS_FLL=0, SELM=(0,1) (见注1)	I _{AM}	T _A =-40°C至85°C	V _{CC} =2.2V		280	350	uA	
			V _{CC} =3V		420	560		
低功耗模式 (见注1和4)	I _{LPM0}	T _A =-40°C至85°C	V _{CC} =2.2V		32	45	uA	
			V _{CC} =3V		55	70		
低功耗模式 f _{MCLK} =f _{SMCLK} =0MHz f _{ACLK} =32768Hz, SCG=0 (见注2和4)	I _{LPM2}	T _A =-40°C至85°C	V _{CC} =2.2V		11	14	uA	
			V _{CC} =3V		17	22		
低功耗模式 f _{MCLK} =f _{SMCLK} =0MHz f _{ACLK} =32768Hz, SCG=1 (见注3和4)	I _{LPM3}	T _A =-40°C	V _{CC} =2.2V		1	1.5	uA	
				T _A =25°C		1.1		1.5
				T _A =-60°C		2		3
				T _A =85°C		3.5		6
		T _A =-40°C	V _{CC} =3V			1.8		2.2
				T _A =25°C		1.6		1.9
				T _A =-60°C		2.5		3.5
				T _A =85°C		4.2		7.5
低功耗模式 f _{MCLK} =f _{SMCLK} =0MHz f _{ACLK} =0Hz, SCG=1 (见注2和4)	I _{LPM4}	T _A =-40°C	V _{CC} =2.2V		0.1	0.5	uA	
				T _A =25°C		0.1		0.5
				T _A =-60°C		0.7		1.1
				T _A =85°C		1.7		3
		T _A =-40°C	V _{CC} =3V			0.1		0.5
				T _A =25°C		0.1		0.5
				T _A =-60°C		0.8		1.2
				T _A =85°C		1.9		3.5

注：1. 定时器 B 的频率被锁定为 f_{DCOCLK}=f_{DCO}=1MHz。所有的输入都被连接到 0V 或 V_{CC}。所有的输出没有源或反向电流。

2. 所有的输入都被连接到 0V 或 V_{CC}。所有的输出没有源或反向电流。

3. 所有的输入都被连接到 0V 或 V_{CC}。所有的输出没有源或反向电流。工作时的电流得到 LPM3 的电流消耗。比较器 A 和 SVS 模块的电流在后面会专门列出。

4. 包括了 BROWNOUT 模块的电流消耗。

工作模式下消耗电流与系统频率的关系为：

$$I_{(AM)} = I_{(AM)} [1 \text{ MHz}] \times f_{(\text{System})} [\text{MHz}]$$

工作模式下消耗电流与电源电压的关系为：

$$I_{(AM)} = I_{(AM)} [3 \text{ V}] + 175 \mu\text{A/V} \times (V_{\text{CC}} - 3 \text{ V})$$

施密特触发器输入端口——P1, P2, P3, P4, P5, P6

参 数		电源电压	最小值	典型值	最大值	单位
V _{IT+}	正向输入阈值电压	2.2 V	1.1		1.5	V
		3 V	1.5		1.9	
V _{IT-}	负向输入阈值电压	2.2 V	0.4		0.9	V
		3 V	0.9		1.3	
V _{hys}	输入迟滞 (V _{IT+} - V _{IT-})	2.2 V	0.3		1.1	V
		3 V	0.5		1	

标准输入端口——RST/NMI, JTAG(TCK, TMS, TDI, TDO)

参 数		电源电压	最小值	典型值	最大值	单位
V _{IL}	低电平输入电压	2.2V/3V	V _{SS}		V _{SS} +0.6	V
V _{IH}	高电平输入电压		0.8-V _{CC}		V _{CC}	V

输入端口——Px.x, TA_x, TB_x

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
t _(int)	外部中断时序	端口 P1, P2: P1.x 到 P2.x, 外部触发信号为中断标志(见注 1)	2.2 V/3 V	1.5			cycle
			2.2 V	62			ns
			3 V	50			
t _(cap)	定时器 A, 定时器 B 采集时间	TA0,TA1,TA2 TB0,TB1,TB2,TB3,TB4,TB5,TB6	2.2 V	62			ns
			3 V	62			
f _(TAext)	加到管脚的定时器 A	TACLK, TBCLK, INCLK: t(H) = t(L)	2.2 V			8	MHz
f _(TBext)	和定时器 B 的时钟频率		3 V			10	
f _(TAint)	定时器 A, 定时器 B 时	选择 SMCLK 或 ACLK	2.2 V			8	MHz
f _(TBint)	钟频率		3 V			10	

注：1. 每次外部信号设置中断标志时的最小时间 $t_{(int)}$ 和时间参数是一体的，虽然触发信号比 $t_{(int)}$ 小，也可以设置中断标志，但时钟周期和时间参数必须同时满足来保证中断标志被设置， $t_{(int)}$ 以MCLK周期为参考来测量的。

漏电流(见注 1 和注 2)

参 数		测试条件	电源电压	最小值	典型值	最大值	单位	
I _{kg} (P1.x)	漏电流	P1 端口	2.2 V/3 V			50	nA	
I _{kg} (P2.x)		P2 端口		P2 端口: V(P2.x)				50
I _{kg} (P3.x)		P3 端口		P3 端口: V(P3.x)				50
I _{kg} (P4.x)		P4 端口		P4 端口: V(P4.x)				50
I _{kg} (P5.x)		P5 端口		P5 端口: V(P5.x)				50
I _{kg} (P6.x)		P6 端口		P6 端口: V(P6.x)				50

注：1. 漏电流在 V_{SS} 或 V_{CC} 加到相关管脚时测量，除非另有说明。

2. 端口管脚必须设置为输入，同时没有任何上拉和下拉电阻。

输出端口——P1, P2, P3, P4, P5, P6

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
V _{OH}	高电平输出电压	I _{OH(max)} = -1.5 mA (见注1)	2.2V	V _{CC} -0.25		V _{CC}	V
		I _{OH(max)} = -6 mA (见注2)	2.2V	V _{CC} -0.6		V _{CC}	
		I _{OH(max)} = -1.5 mA (见注1)	3V	V _{CC} -0.25		V _{CC}	
		I _{OH(max)} = -6 mA (见注2)	3V	V _{CC} -0.6		V _{CC}	
V _{OL}	低电平输出电压	I _{OL(max)} = 1.5 mA (见注1)	2.2V	V _{SS}		V _{SS} +0.25	V
		I _{OL(max)} = 6 mA (见注2)	2.2V	V _{SS}		V _{SS} +0.6	
		I _{OL(max)} = 1.5 mA (见注1)	3V	V _{SS}		V _{SS} +0.25	
		I _{OL(max)} = 6 mA (见注2)	3V	V _{SS}		V _{SS} +0.6	

注：1. 总电流的最大值，也就是I_{OH(max)}和I_{OL(max)}，所有输出电流的总和，在不超过12 mA时才满足最大电压参数不下降。

2. 总电流的最大值，也就是I_{OH(max)}和I_{OL(max)}，所有输出电流的总和，在不超过48 mA时才满足最大电压参数不下降。

输出频率

参 数		测试条件	最小值	典型值	最大值	单位
f _(P_x,y) (1≤x≤6,0≤y≤7)		C _L = 20 pF, I _L = 1.5 mA	V _{CC} = 2.2 V DC		5	MHz
			V _{CC} = 3 V DC		7.5	
f _(ACLK)	P1.1/TA0/MCLK, P1.5/TACLK/ACLK P1.4/TBCLK/SMCLK	C _L = 20 pF			f _(System)	MHz
f _(MCLK)						
f _(SMCLK)						
t _(Xdc)	输出频率占空比	P1.5/TACLK/CLK, C _L = 20 pF V _{CC} = 2.2 V / 3 V	f _(ACLK) = f _(LFXT1) = f _(XT1)	40%		60%
			f _(ACLK) = f _(LFXT1) = f _(LF)	30%		70%
			f _(ACLK) = f _(LFXT1)		50%	
		P1.1/TA0/MCLK, C _L = 20 pF, V _{CC} = 2.2 V / 3 V	f _(MCLK) = f _(XT1)	40%		60%
		f _(MCLK) = f _(DCOCLK)	50%-15ns	50%	50%+15ns	
P1.4/TBCLK/SMCLK, C _L = 20 pF, V _{CC} = 2.2 V / 3 V	f _(SMCLK) = f _(XT2)	40%		60%		
		f _(SMCLK) = f _(DCOCLK)	50%-15ns	50%	50%+15ns	

输出端口——P1, P2, P3, P4, P5, P6

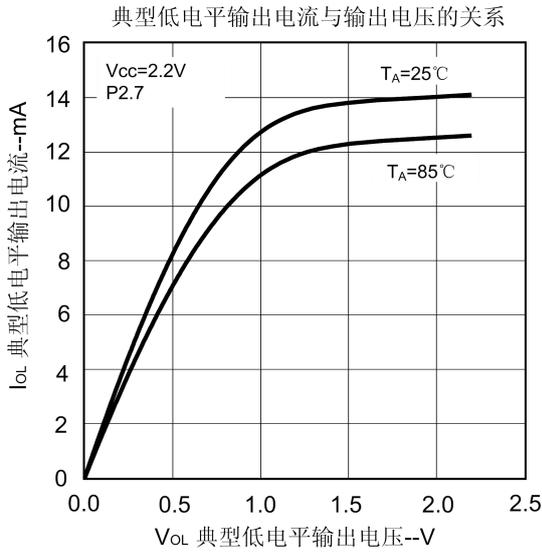


图 2

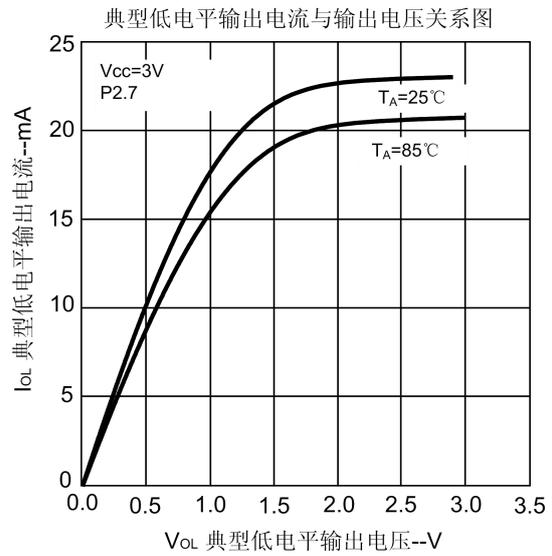


图 3

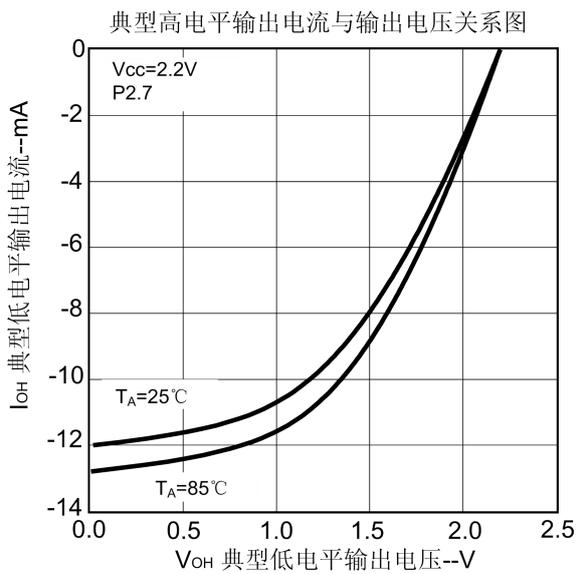


图 4

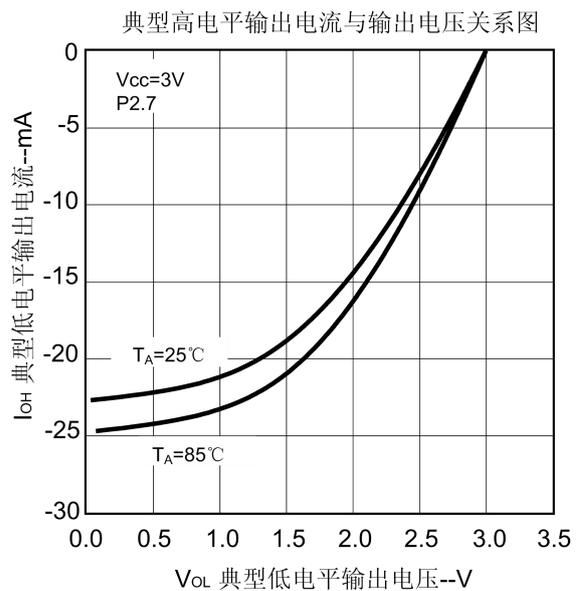


图 5

唤醒模式 LPM3

参 数	测试条件	电源电压	最小值	典型值	最大值	单位
td(LPM3) 延迟时间	f = 1 MHz	2.2V/3V			6	us
	f = 2 MHz				6	
	f = 3 MHz				6	

RAM

参 数	测试条件	最小值	典型值	最大值	单位
VRAMh	CPU停止状态(见注1)	1.6			V

注 1: 此参数定义了程序存储器 RAM 部分发生改变时的最小电源电压。在测量该电源电压参数时, 所有程序都必须停止运行。

比较器A(见注1)

参 数	测试条件	电源电压	最小值	典型值	最大值	单位
$I_{(CC)}$	CAON=1, CARSEL=0, CAREF=0	2.2 V		25	40	uA
		3 V		45	60	
$I_{(Ref ladder/RefDiode)}$	CAON=1, CARSEL=0, CAREF=1/2/3, No load at P1.6/CA0 and P1.7/CA1	2.2 V		30	50	uA
		3 V		45	71	
$V_{(Ref025)}$	PCA0=1, CARSEL=1, CAREF=1, No load at P1.6/CA0 and P1.7/CA1	2.2 V / 3 V	0.23	0.24	0.25	
$V_{(Ref050)}$	PCA0=1, CARSEL=1, CAREF=2, No load at P1.6/CA0 and P1.7/CA1	2.2V / 3 V	0.47	0.48	0.5	
$V_{(RefVT)}$ 见图 6 和图 7	PCA0=1, CARSEL=1, CAREF=3, No load at P1.6/CA0 and P1.7/CA1; $T_A = 85^\circ C$	2.2 V	390	480	540	mV
		3 V	400	490	550	
V_{IC} 共模输入电压	CAON=1	2.2 V / 3 V	0		$V_{CC}-1$	V
V_P-V_S 失调电压	See Note 2	2.2 V / 3 V	-30		30	mV
V_{hys}	CAON = 1	2.2 V / 3 V	0	0.7	1.4	mV
$t_{(response LH)}$	$T_A = 25^\circ C$, Overdrive 10 mV, without filter: CAF = 0	2.2 V	160	210	300	ns
		3 V	80	150	240	
	$T_A = 25^\circ C$ Overdrive 10 mV, with filter: CAF = 1	2.2 V	1.4	1.9	3.4	uA
		3 V	0.9	1.5	2.6	
$t_{(response HL)}$	$T_A = 25^\circ C$ Overdrive 10 mV, without filter: CAF = 0	2.2 V	130	210	300	ns
		3 V	80	150	240	
	$T_A = 25^\circ C$, Overdrive 10 mV, with filter: CAF = 1	2.2 V	1.4	1.9	3.4	uA
		3 V	0.9	1.5	2.6	

注：1. 比较器A端口的漏电流已经在 $I_{kq}(Px.x)$ 参数中定义过。

2. 通过设置CAEX位，使比较器A输入反向，连续测量两次结果，输入失调电压可以抵消，再把两次结果加在一起。

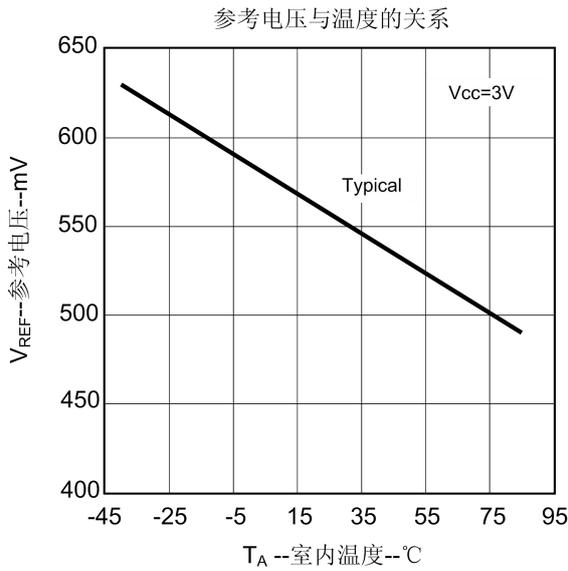


图6. V_(REFVT) VS Temperature

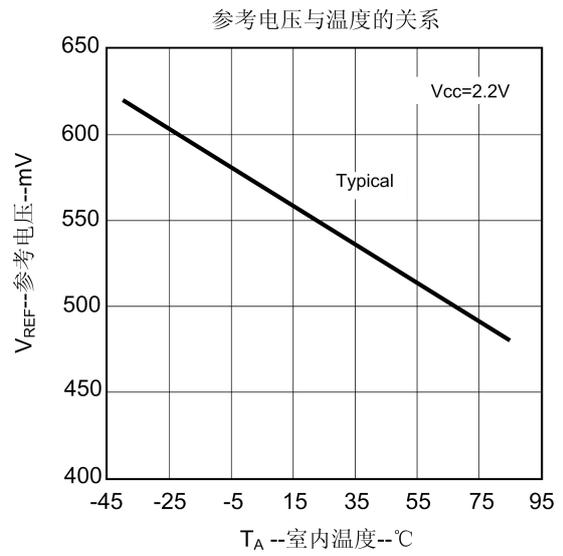


图7. V_(REFVT) VS Temperature

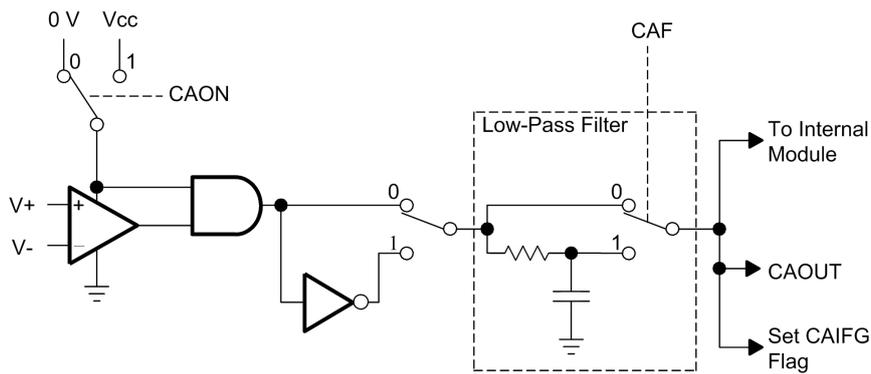


图 8. 比较器结构框图

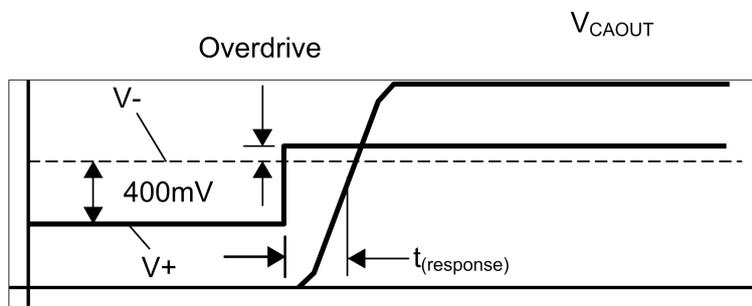


图 9. 过驱动电压定义

POR/Brownout Reset(BOR)(见注 1)

参 数	测试条件	最小值	典型值	最大值	单位
$t_{d(BOR)}$				2000	us
$V_{CC(start)}$	$dV_{CC}/dt \leq 3 \text{ V/s}$ (见图10)		$0.7 \times V_{(B_IT-)}$		V
$V_{(B_IT-)}$	$dV_{CC}/dt \leq 3 \text{ V/s}$ (见图10到图12)			1.71	V
$V_{hys(B_IT-)}$	$dV_{CC}/dt \leq 3 \text{ V/s}$ (见图10)	70	130	180	mV
$t_{(reset)}$	Pulse length needed at $\overline{\text{RST/NMI}}$ pin to accepted reset internally, $V_{CC} = 2.2 \text{ V}/3 \text{ V}$	2			us

注：1. Brownout模块消耗的电流已经包含在总消耗电流 I_{CC} 中，电压范围为： $V_{(B_IT-)} + V_{hys(B_IT-)} \leq 1.8\text{V}$ 。

2. 在 $V_{CC} = V_{(B_IT-)} + V_{hys(B_IT-)}$ 之后，CPU在 $t_{d(BOR)}$ 信号一个周期之后开始执行程序。在 $V_{CC} \geq V_{CC(min)}$ 之前，FLL+设置不能更改， $V_{CC(min)}$ 是在工作频率时最小的电源电压。

特性曲线：

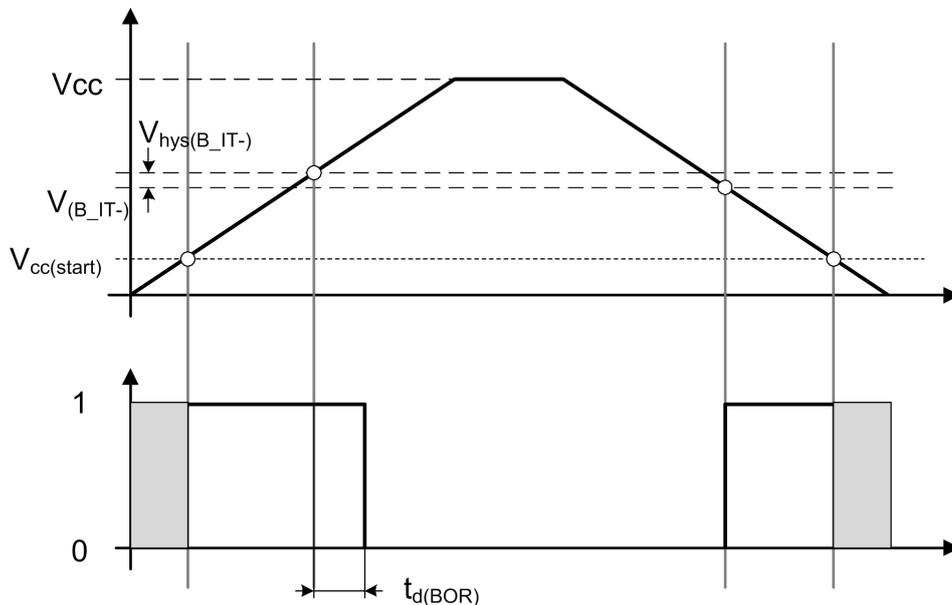


图 10. POR/Brownout Reset(BOR)信号与电源电压的关系

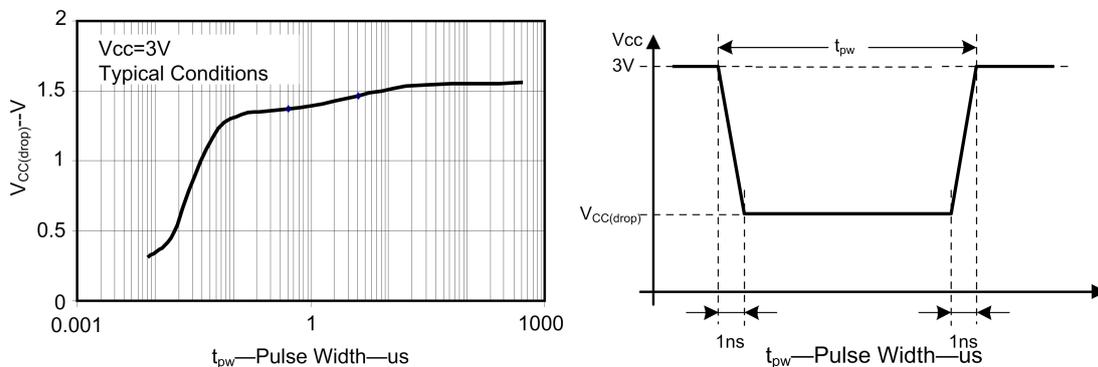


图 11. 方波掉电时，掉电电压和掉电时间与 BOR 信号关系图

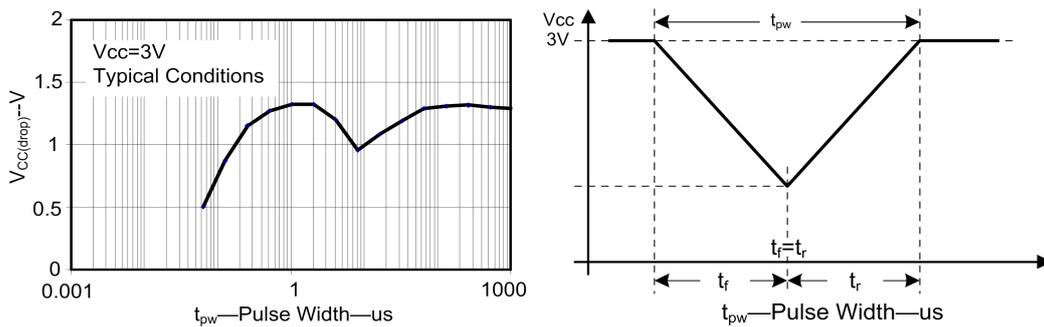


图 12.三角波掉电时，掉电电压和掉电时间与 BOR 信号关系图

供电电压管理/监测(SVS)

参数	测试条件	最小值	典型值	最大值	单位	
$t_{(SVSR)}$	$dV_{CC}/dt \geq 30 \text{ V/ms}$ (见图13)	5		150	us	
	$dV_{CC}/dt \leq 30 \text{ V/ms}$			2000	us	
$t_{d(SVSON)}$	SVSON, switch from VLD=0 to VLD \neq 0, $V_{CC} = 3 \text{ V}$	20		150	us	
t_{settle}	VLD \neq 0(注2)			12	us	
$V_{(SVSstart)}$	VLD \neq 0, $V_{CC}/dt \leq 3 \text{ V/s}$ (见图13)		1.55	1.7	V	
$V_{hys(SVS_IT-)}$	$V_{CC}/dt \leq 3 \text{ V/s}$ (见图13)	VLD = 1	70	120	155	mV
		VLD = 2 to 14	$V_{(SVS_IT-)}$ 0.004		$V_{(SVS_IT-)}$ 0.008	
	$V_{CC}/dt \leq 3 \text{ V/s}$ (见图13), 外部电压加到端口A7上。	VLD = 15	4.4		10.04	mV
$V_{(SVS_IT-)}$	$V_{CC}/dt \leq 3 \text{ V/s}$ (see Figure 13)	VLD = 1	1.8	1.9	2.05	V
		VLD = 2	1.94	2.1	2.25	
		VLD = 3	2.05	2.2	2.37	
		VLD = 4	2.14	2.3	2.48	
		VLD = 5	2.24	2.4	2.6	
		VLD = 6	2.33	2.5	2.71	
		VLD = 7	2.46	2.65	2.86	
		VLD = 8	2.58	2.8	3	
		VLD = 9	2.69	2.9	3.13	
		VLD = 10	2.83	3.05	3.29	
		VLD = 11	2.94	3.2	3.42	
		VLD = 12	3.11	3.35	3.61(注1)	
		VLD = 13	3.24	3.5	3.76(注1)	
		VLD = 14	3.43	3.7(注1)	3.99(注1)	
	$V_{CC}/dt \leq 3 \text{ V/s}$ (see Figure 13), 外部电压加到端口A7上。	VLD = 15	1.1	1.2	1.3	
$I_{CC(SVS)}$ (见注3)	VLD \neq 0, $V_{CC} = 2.2 \text{ V}/3 \text{ V}$		10	15	uA	

注：1. 工作电压最高为3.6V。

2. t_{settle} 是当VLD从不为0的一个值转换到2到15之间一个不同值时，比较器需要的一个稳定电平的建立时间。假设过驱动电压大于50mV。

3. SVS模块的消耗电流已经包含在总消耗电流Icc中。

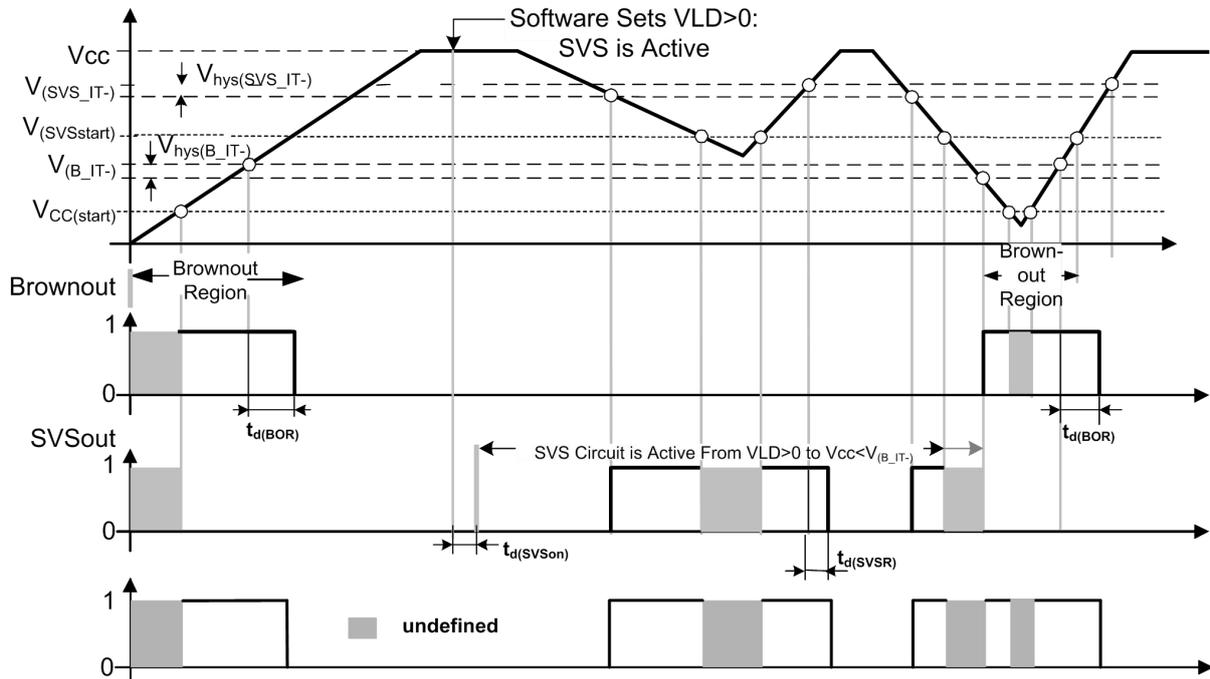


图 13. SVS Reset VS 电源电压

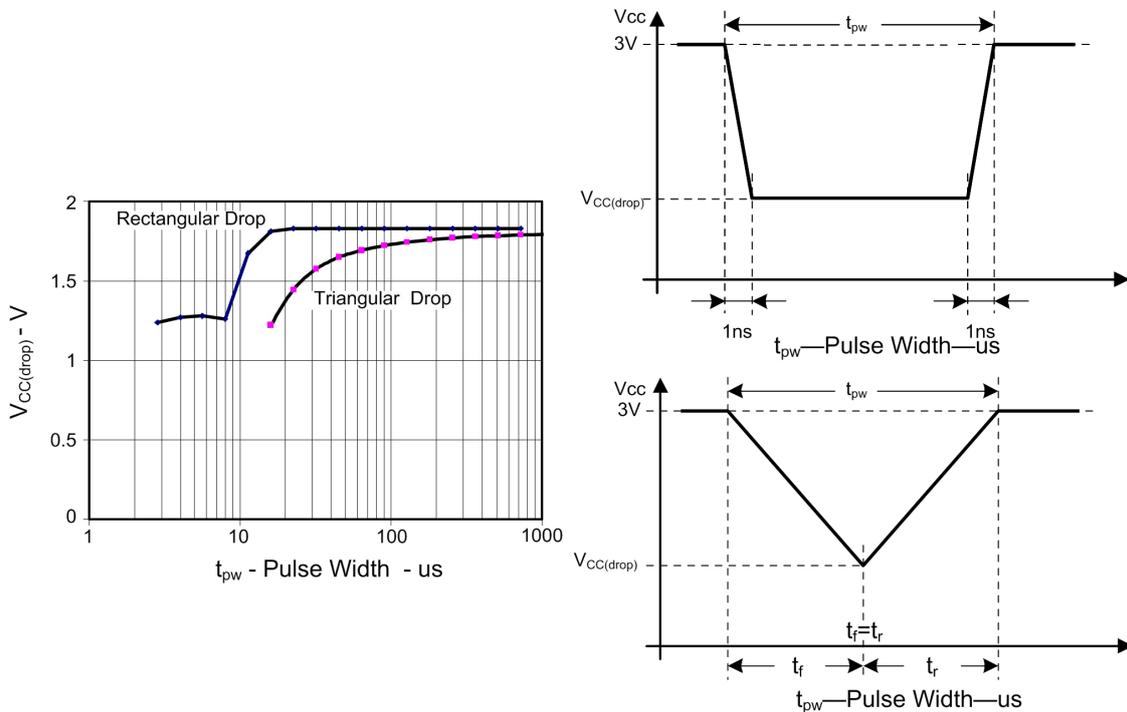


图 14.方波和三角波掉电时，掉电电压和掉电时间与 SVS 信号的关系

DCO

参 数	测试条件	最小值	典型值	最大值	单位	
$f_{(DCOCLK)}$	$N_{(DCO)}=01Eh$, $FN_8=FN_4=FN_3=FN_2=0$, $D = 2$; $DCOPLUS = 0$, $f_{Crystal} = 32.768 \text{ kHz}$	$VCC = 2.2$ $V/3 \text{ V}$	1		MHz	
$f_{(DCO=2)}$	$FN_8=FN_4=FN_3=FN_2=0$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	0.3	0.65	1.25	MHz
		$VCC = 3 \text{ V}$	0.3	0.7	1.3	
$f_{(DCO=27)}$	$FN_8=FN_4=FN_3=FN_2=0$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	2.5	5.6	10.5	MHz
		$VCC = 3 \text{ V}$	2.7	6.1	11.3	
$f_{(DCO=2)}$	$FN_8=FN_4=FN_3=0$, $FN_2=1$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	0.7	1.3	2.3	MHz
		$VCC = 3 \text{ V}$	0.8	1.5	2.5	
$f_{(DCO=27)}$	$FN_8=FN_4=FN_3=0$, $FN_2=1$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	5.7	10.8	18	MHz
		$VCC = 3 \text{ V}$	6.5	12.1	20	
$f_{(DCO=2)}$	$FN_8=FN_4=0$, $FN_3=1$, $FN_2=x$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	1.2	2	3	MHz
		$VCC = 3 \text{ V}$	1.3	2.2	3.5	
$f_{(DCO=27)}$	$FN_8=FN_4=0$, $FN_3=1$, $FN_2=x$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	9	15.5	25	MHz
		$VCC = 3 \text{ V}$	10.3	17.9	28.5	
$f_{(DCO=2)}$	$FN_8=0$, $FN_4=1$, $FN_3=FN_2=x$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	1.8	2.8	4.2	MHz
		$VCC = 3 \text{ V}$	2.1	3.4	5.2	
$f_{(DCO=27)}$	$FN_8=0$, $FN_4=1$, $FN_3=FN_2=x$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	13.5	21.5	33	MHz
		$VCC = 3 \text{ V}$	16	26.6	41	
$f_{(DCO=2)}$	$FN_8=1$, $FN_4=FN_3=FN_2=x$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	2.8	4.2	6.2	MHz
		$VCC = 3 \text{ V}$	4.2	6.3	9.2	
$f_{(DCO=27)}$	$FN_8=1$, $FN_4=FN_3=FN_2=x$; $DCOPLUS = 1$	$VCC = 2.2 \text{ V}$	21	32	46	MHz
		$VCC = 3 \text{ V}$	30	46	70	
S_n	Step size between adjacent DCO taps: $S_n = f_{DCO(Tap\ n+1)}/f_{DCO(Tap\ n)}$, (见图 16 for taps 21 to 27)	$1 < TAP \leq 20$	1.06		1.11	
		$TAP = 27$	1.07		1.17	
D_t	Temperature drift, $N_{(DCO)} = 01Eh$, $FN_8=FN_4=FN_3=FN_2=0$ $D = 2$; $DCOPLUS = 0$	$VCC = 2.2 \text{ V}$	-0.2	-0.3	-0.4	%
		$VCC = 3 \text{ V}$	-0.2	-0.3	-0.4	C
D_V	Drift with VCC variation, $N_{(DCO)} =$ $01Eh$, $FN_8=FN_4=FN_3=FN_2=0$, $D=$ 2 ; $DCOPLUS = 0$	$VCC = 2.2$ $V/3 \text{ V}$	0	5	15	%/V

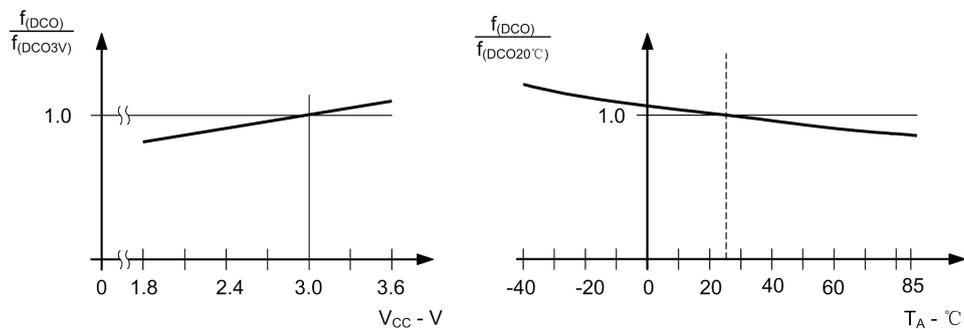


图 15. DCO 频率与电源电压和环境温度的关系

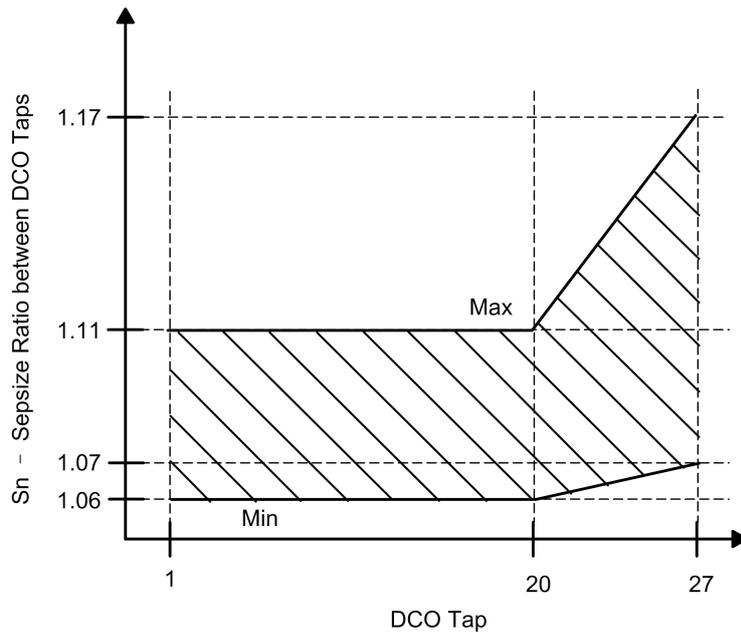


图 16. DCO Tap Step Size

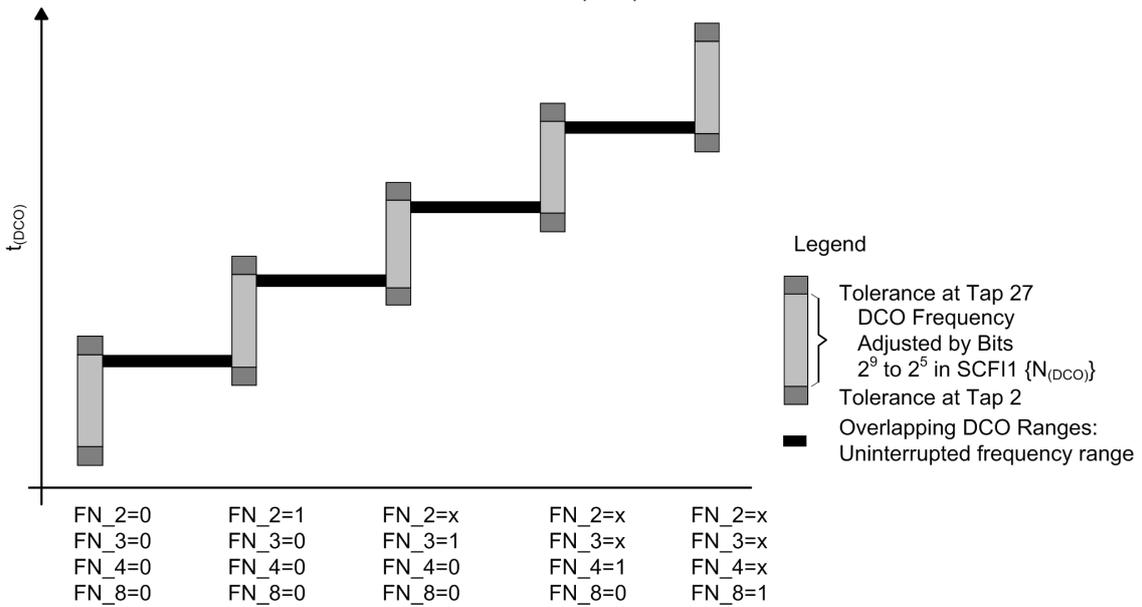


图 17. FN_x 控制的 5 个交叠的 DCO 频率范围

晶体振荡器, LFXT1振荡器 (见注1和注2)

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
C _{XIN}	集成输入电容	OSCCAPx = 0h	2.2 V/3 V		0		pF
		OSCCAPx = 1h	2.2 V/3 V		10		
		OSCCAPx = 2h	2.2 V/3 V		14		
		OSCCAPx = 3h	2.2 V/3 V		18		
C _{XOUT}	集成输出电容	OSCCAPx = 0h	2.2 V/3 V		0		pF
		OSCCAPx = 1h	2.2 V/3 V		10		
		OSCCAPx = 2h	2.2 V/3 V		14		
		OSCCAPx = 3h	2.2 V/3 V		18		
V _{IL}	XIN 端的输入逻辑	见注3	2.2 V/3 V	V _{SS}		0.2 × V _{CC}	V
V _{IH}				0.8 × V _{CC}		V _{CC}	V

注: 1. 由封装和电路板所造成的寄生电容大约为2pF, 那么晶振的有效负载电容为: $(C_{XIN} \times C_{XOUT}) / (C_{XIN} + C_{XOUT})$, 这和XTS_FLL无关。

2. 为了提高LFXT1低功耗振荡器EMI特性, 特别是在LF模式下(32kHz)下, 应遵守以下原则:

- 保持MS616F512NS和晶振之间的走线尽可能的短。
- 晶振管脚附近地线层的良好设计。
- 避免其他时钟线和数据线与晶振XIN和XOUT管脚之间的串通。
- 避免在PCB的XIN和XOUT管脚下以及附近走线。
- 通过使用匹配材料并多次实践来减小振荡器XIN和XOUT管脚的寄生负载。
- 如果使用了保护涂层, 要确保不会引起振荡器管脚之间的容性和阻性泄露。

3. 只有当使用外部逻辑时钟源时才有效, 而且必须设置XTS_FLL位, 当使用晶振和谐振器时无效。

4. 对于精确的实时时钟应用, OSCCPx=0h, 使用推荐的尾部电容值。

晶体振荡器, XT2振荡器 (见注1)

参 数		测试条件	最小值	典型值	最大值	单位
C _{XT2IN}	集成输入电容	V _{CC} = 2.2 V/3 V		2		pF
C _{XT2OUT}	集成输出电容	V _{CC} = 2.2 V/3 V		2		pF
V _{IL}	XT2IN端的输入逻辑	V _{CC} = 2.2 V/3 V (见注2)	V _{SS}		0.2 × V _{CC}	V
V _{IH}			0.8 × V _{CC}		V _{CC}	V

注: 1. 振荡器两端都要接负载电容, 精确电容值由晶振生产厂给出。

2. 只有当使用外部逻辑时钟源时才有效, 而且必须设置XTS_FLL位, 当使用晶振和谐振器时无效。

USART0, USART1 (见注1)

参 数		测试条件	最小值	典型值	最大值	单位
t _(τ)	USART0/1:尖峰抑制时间	V _{CC} = 2.2 V, SYNC = 0, UART mode	200	430	800	ns
		V _{CC} = 3 V, SYNC = 0, UART mode	150	280	500	

注: 1. 加到USART0/1接收端的信号应该满足t_(τ)的时序要求, 才能保证URXS触发器被设置。URXS触发器由满足t_(τ)最小时序要求的低电平脉冲所设置, 标志位的设置的工作条件必须与此时序限制条件无关。尖峰抑制电路只有在URXD0/1线负向传输时才工作。

12位ADC,供电及输入范围条件 (见注1)

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
AV _{CC}	模拟电源电压	AV _{CC} 和DV _{CC} 接在一起, AV _{SS} 和DV _{SS} 接在一起, V _(AVSS) = V _(DVSS) = 0 V		2.2		3.6	V
V _(P6.x/Ax)	模拟输入电压范围(见注2)	适用所有P6.0/A0到P6.7/A7的端口。模拟输入端口由寄存器ADC12MCTLx选择并且P6Sel.x=1, 0 ≤ x ≤ 7; V _(AVSS) ≤ V _{P6.x/Ax} ≤ V _(AVCC)		0		V _{AVCC}	V
I _{ADC12}	AV _{CC} 端口的电流(见注3)	f _{ADC12CLK} = 5.0 MHz ADC12ON = 1, REFON = 0 SHT0=0, SHT1=0, ADC12DIV=0	2.2 V		0.65	1.3	mA
			3 V		0.8	1.6	
I _{REF+}	AV _{CC} 端口的电流(见注4)	f _{ADC12CLK} = 5.0 MHz ADC12ON = 0, REFON = 1, REF2_5V = 1	3 V		0.5	0.8	mA
		f _{ADC12CLK} = 5.0 MHz ADC12ON = 0, REFON = 1, REF2_5V = 1	2.2 V		0.5	0.8	
C _I	输入电容	一次只能选择一个端口, P6.x/Ax	2.2 V			40	pF
R _I	输入多路选择器阻抗	0V ≤ V _{Ax} ≤ V _{AVCC}	3 V			2000	Ω

注: 1. 漏电流已经在P.x/Ax端口参数的漏电流表中定义了。

2. 模拟输入电压范围必须在参考电压范围之内才能得到有效的转换结果。

3. 参数I_{ADC12}不包括参考电压的电流。

4. 参考电压模块的电流有AV_{CC}提供, 此电流与ADC12ON无关, 直到转换开始。在A/D转换开始之前就应设置REFON位使内建参考电压模块开始工作。

12位ADC, 外部基准模块

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
V _{eREF+}	正外部基准电压输入	V _{eREF+} > V _{REF-} -V _{eREF-} (见注2)		1.4		V _{AVCC}	V
V _{REF-} -V _{eREF-}	负外部基准电压输入	V _{eREF+} > V _{REF-} -V _{eREF-} (见注3)		0		1.2	V
(V _{eREF+} -V _{REF-} -V _{eREF-})	外部基准电压差分输入	V _{eREF+} > V _{REF-} -V _{eREF-} (见注4)		1.4		V _{AVCC}	V
I _{VeREF+}	静态输入电流	0V ≤ V _{eREF+} ≤ V _{AVCC}	2.2 V/3 V			± 1	uA
I _{VREF-/VeREF-}	静态输入电流	0V ≤ V _{eREF-} ≤ V _{AVCC}	2.2 V/3 V			± 1	uA

注: 1. 外部基准是在转换期间给电容阵列进行充电和放电。在转换期间对于外部基准来说, 输入电容C_I是动态负载。基准电压的动态阻抗应与模拟源阻抗的推荐值相匹配, 使充电时达到12位的建立精度。

2. 精度限制了正的外部基准电压的最小值, 减小精度要求可以使用更低的基准电压。

3. 精度限制了负的外部基准电压的最大值, 减小精度要求可以使用更大的基准电压。

4. 精度限制了外部基准电压的差值, 减小精度要求可以使用更小差值的基准电压。

12位ADC，内部基准

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
V _{REF+}	正内置基准电压	REF2_5V = 1 for 2.5 V I _{VREF+} ≤ I _{VREF+max}	3V	2.4	2.5	2.6	V
		REF2_5V = 0 for 1.5 V I _{VREF+} ≤ I _{VREF+max}	2.2 V/3 V	1.44	1.5	1.56	
AV _{CC(min)}	正内置基准电压有效的最小电源电压	REF2_5V = 0, I _{VREF+} ≤ 1mA		2.2			V
		REF2_5V = 1, I _{VREF+} ≤ 0.5mA		V _{REF+} + 0.15			
		REF2_5V = 1, I _{VREF+} ≤ 1mA		V _{REF+} + 0.15			
I _{VREF+}	V _{REF+} 端的负载电流		2.2 V	0.01		-0.5	mA
			3V			-1	
I _{L(VREF)+}	V _{REF+} 端的负载调制电流	I _{VREF+} = 500 uA +/- 100 uA 模拟输入电压 ~0.75 V; REF2_5V = 0	2.2 V			±2	LSB
			3V			±2	LSB
		I _{VREF+} = 500 uA +/- 100 uA 模拟输入电压 ~1.25 V; REF2_5V = 1	3V			±2	LSB
I _{DL(VREF)+}	V _{REF+} 端的负载调制时间	I _{VREF+} = 100 uA → 900 uA, 转换结果误差 ≤ 1 LSB	3V			20n	ns
C _{VREF+}	V _{REF+} 端的外接电容(见注 1)	REFON = 1, 0 mA ≤ I _{VREF+} ≤ I _{VREF+max}	2.2 V/3 V	5	10		uF
T _{REF+}	内置基准的温度系数	I _{VREF+} 是一个常数, 范围在 0 mA ≤ I _{VREF+} ≤ 1 mA	2.2 V/3 V			± 100	ppm/ °C
t _{REFON}	内置基准的建立时间(见图 18 和注 2)	I _{VREF+} = 0.5 mA, C _{VREF+} = 10 uF, V _{REF+} = 1.5 V	2.2 V			17	ms

注:1. 内部的缓冲放大器和精度要求需要一个外部电容, 所有的INL和DNL测试在V_{REF+}和AV_{SS}以及V_{REF-}-V_{eREF-}和AV_{SS}之间接有两个电容: 一个10uF的钽电容和100nF的陶瓷电容。

2. 测试条件为: 在t_{REFON}开启之后转换误差小于 ± 0.5 LSB时的时间, 建立时间取决于外部电容负载。

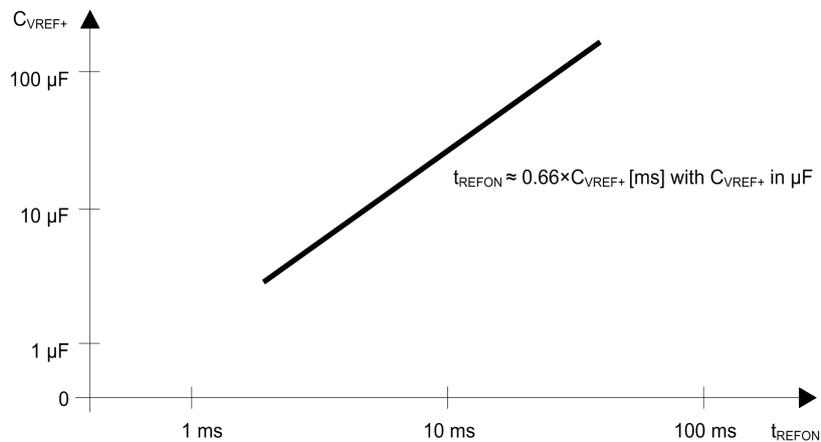


图 18. 内部基准建立时间按与外部负载电容关系图

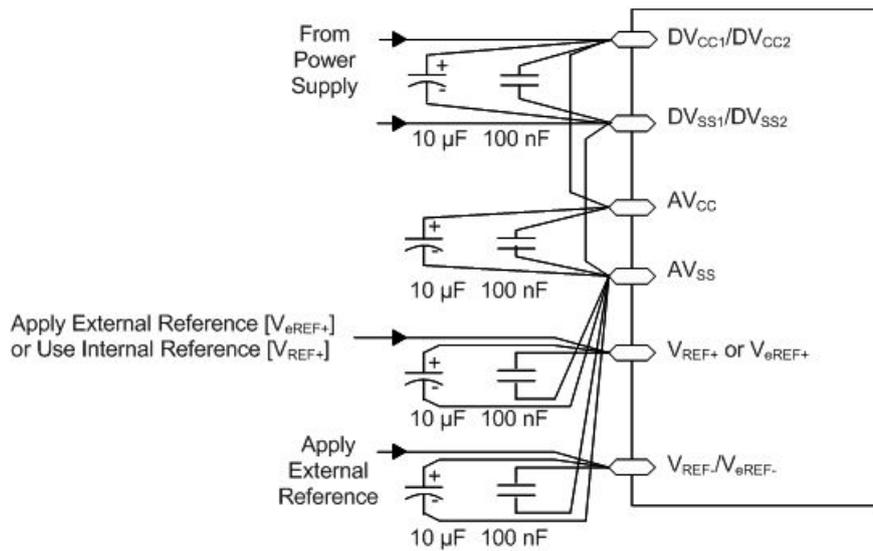


图19. V_{REF-}/V_{eREF-} 外接时的电源和基准的外部连接设计

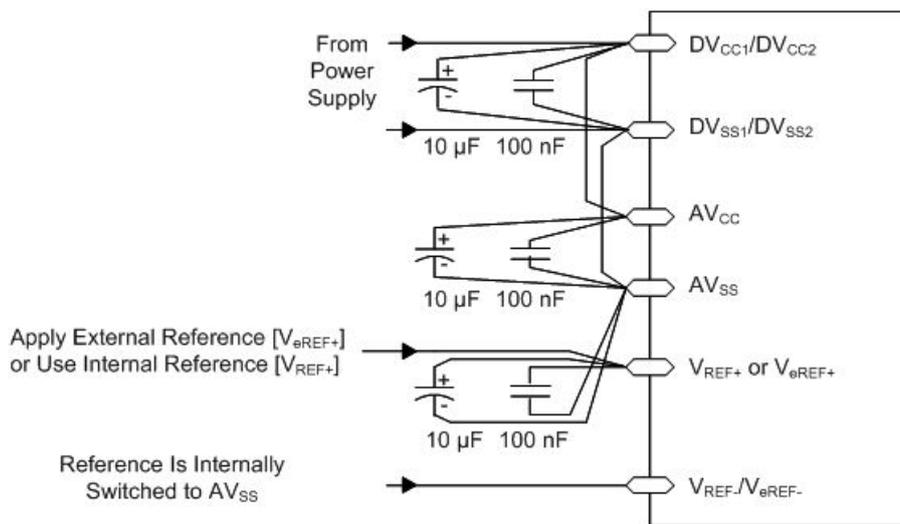


图20. V_{REF-}/V_{eREF-} 内接时的电源和基准的外部连接设计

12位ADC，时序参数

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
$f_{ADC12CLK}$		保证ADC线性参数的准确性	2.2V/3 V	0.45	5	6.3	MHz
$f_{ADC12OSC}$	内部 ADC12 振荡器	ADC12DIV=0, $f_{ADC12CLK}=f_{ADC12OSC}$	2.2 V/ 3 V	3.7		6.3	MHz
$t_{CONVERT}$	转换时间	$C_{VREF+} \geq 5 \mu F$, 内部振荡器, $f_{ADC12OSC} = 3.7$ MHz	2.2 V/ 3 V	2.06		3.51	us
		外部 $f_{ADC12CLK}$ from ACLK, MCLK or SMCLK: ADC12SSEL $\neq 0$			13·ADC1 2DIV·1/f _A DC12CLK		us
$t_{ADC12ON}$	ADC 的开启时间	见注1				100	ns
t_{Sample}	采样时间	$R_S = 400 \Omega, R_I = 1000 \Omega, C_I = 30 \text{ pF}$ $\tau = [R_S + R_I] \times C_I$ (见注2)	3 V	1220			ns
			2.2 V	1400			

注：1. ADC12ON开启后转换误差小于 ± 0.5 LSB的时间为 $t_{ADC12ON}$ 。基准电压和输入信号已经建立。

2. 大概经过 10τ 时间后误差小于 ± 0.5 LSB, $t_{Sample} = \ln(2n+1) \times (R_S + R_I) \times C_I + 800 \text{ ns}$ (n =ADC分辨率=12, R_S =输入电阻)

12位ADC,线性参数

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
E_I	积分非线性误差	$1.4 \text{ V} \leq (V_{eREF+} - V_{REF} - V_{eREF-}) \min \leq 1.6 \text{ V}$	2.2 V/3 V			± 2	LSB
		$1.6 \text{ V} < (V_{eREF+} - V_{REF} - V_{eREF-}) \min \leq [V_{(AVCC)}]$				± 1.7	
E_D	微分非线性误差	$(V_{eREF+} - V_{REF} - V_{eREF-}) \min \leq (V_{eREF+} - V_{REF} - V_{eREF-})$, $C_{VREF+} = 10 \mu F$ (tantalum) and 100 nF (ceramic)	2.2 V/3 V			± 1	LSB
E_O	失调误差	$(V_{eREF+} - V_{REF} - V_{eREF-}) \min \leq (V_{eREF+} - V_{REF} - V_{eREF-})$, Internal impedance of source $R_S < 100 \Omega$, $C_{VREF+} = 10 \mu F$ (tantalum) and 100 nF (ceramic)	2.2 V/3 V		± 2	± 4	LSB
E_G	增益误差	$(V_{eREF+} - V_{REF} - V_{eREF-}) \min \leq (V_{eREF+} - V_{REF} - V_{eREF-})$, $C_{VREF+} = 10 \mu F$ (tantalum) and 100 nF (ceramic)	2.2 V/3 V		± 1.1	± 2	LSB
E_T	总不可调整误差	$(V_{eREF+} - V_{REF} - V_{eREF-}) \min \leq (V_{eREF+} - V_{REF} - V_{eREF-})$, $C_{VREF+} = 10 \mu F$ (tantalum) and 100 nF (ceramic)	2.2 V/3 V		± 2	± 5	LSB

12位ADC，温度传感器和内建中间电压 V_{MID}

参 数		测试条件	电源电 压	最小 值	典型 值	最大值	单 位
I_{SENSOR}	AV _{CC} 端的电流 (见注 1)	REFON = 0, INCH = 0Ah, ADC12ON=NA, T _A = 25	2.2 V		40	120	uA
			3 V		60	160	
V_{SENSOR}		ADC12ON = 1, INCH = 0Ah, T _A = 0°C	2.2 V		986	986±5%	mV
			3 V		986	986±5%	
T_{SENSOR}		ADC12ON = 1, INCH = 0Ah	2.2 V		3.55	3.55±3%	mV/
			3 V		3.55	3.55±3%	°C
$t_{SENSOR}(sample)$	选择通道 10 需 要的采样时间 (见注 2)	ADC12ON = 1, INCH = 0Ah, 转换误差 ≤ 1 LSB	2.2 V	30			us
			3 V	30			
I_{VMID}	通道 11 所分的 电流	ADC12ON = 1, INCH = 0Bh, (见注3)	2.2 V			NA	uA
			3 V			NA	
V_{MID}	AV _{CC} 在通道 11 所分的电压	ADC12ON = 1, INCH = 0Bh, V_{MID} is ~0.5 x V _{AVCC}	2.2 V		1.1	1.1±0.04	V
			3 V		1.5	1.5±0.04	
$t_{VMID}(sample)$	选择通道 11 需 要的采样时间	ADC12ON = 1, INCH = 0Bh, 转换误差 ≤ 1 LSB	2.2 V	1400			ns
			3 V	1220			

注：1.如果(ADC12ON = 1、REFON=1)或者 (ADC12ON=1、 INCH=0Ah以及采样信号为高时)，将产生传感器电流 I_{SENSOR} 。

磁电流包含了通过传感器和基准的电流。

2.传感器的典型等效阻抗为51kΩ，采样时间包含了传感器开启的时间 $t_{SENSOR}(on)$ 。

3. V_{MID} 只在采样过程中使用，不会产生多余的电流。

4.采样时间 $t_{VMID}(sample)$ 已经包含了开启时间 $t_{VMID}(on)$ ，不需要额外的时间。

Flash存储器

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
V _{CC(PGM/ERASE)}	烧写、擦除时工作电压			2.7		3.6	V
f _{FTG}	Flash 时序产生频率			257		476	kHz
I _{PGM}	烧写时 DV _{CC} 端的电流		2.7 V/ 3.6 V		3	5	mA
I _{ERASE}	擦出时 DV _{CC} 端的电流		2.7 V/ 3.6 V		3	7	mA
t _{CPT}	累计烧写时间	见注1	2.7 V/ 3.6 V			10	ms
t _{CMERase}	累计大规模擦除时间	见注2	2.7 V/ 3.6 V	200			ms
	编程/擦除持续时间			10 ⁴	10 ⁵		cycles
t _{Retention}	数据保存周期	T _J = 25 °C		100			years
t _{Word}	字或字节编程时间	见注3			35		t _{FTG}
t _{Block, 0}	第一个字节或字的块烧写时间				30		
t _{Block, 1-63}	每一个附加字节或字的块烧写时间				21		
t _{Block, End}	结束块烧写序列的等待时间				6		
t _{Mass Erase}	大规模擦除时间				5297		
t _{Seg Erase}	段擦除时间				4819		

- 注：1. 当对一个64位的Flash模块写入时，不能超过累计写入时间。这个参数适用于所有的flash烧写方法。
2. 大规模擦除时间是由Flash时序决定的，至少11.1ms(=5297x1/f_{FTG}，最大值=5297x1/476kHz)。
3. 这些值已经固化到Flash控制器的状态机中(t_{FTG} = 1/f_{FTG})。
4. 仅能通过JTAG/BSL对Flash进行编程与擦除，不支持片内编程与擦除操作。

JTAG, 接口

参 数		测试条件	电源电压	最小值	典型值	最大值	单位
f _{TCK}	TCK 输入频率	见注1	2.2 V	0		5	MHz
			3 V	0		10	MHz
R _{Internal}	TMS, TCK, TDI/TCLK 接口的内部上拉电阻	见注2	2.2 V/ 3 V	25	60	90	kΩ

- 注：1. f_{TCK}也可能被所选择模块的时序要求所限制。
2. TMS, TDI/TCLK和TCK的上拉电阻芯片已经集成。

JTAG, 熔丝(见注1)

参 数		测试条件	最小值	典型值	最大值	单位
V _{CC(FB)}	烧断熔丝需要电源电压	T _A = 25°C	2.5			V
V _{FB}	烧断熔丝需要的 TDI/TCLK 的电压水平		6		7	V
I _{FB}	烧断熔丝需要 TDI/TCLK 的电流				100	mA
t _{FB}	烧断熔丝需要的时间				1	ms

- 注：1. 一旦熔丝烧断，就再也不可能连接到MS616F512NS的JTAG/Test，仿真特性也将失去。JTAG模块切换为旁路模式。

8. 工作模式

MS616F512NS具有一种工作模式和五种软件可配置的低功耗模式。中断事件可以将设备从任何一种低功耗模式下唤醒，然后执行中断服务程序并返回低功耗模式。

通过配置寄存器可以进入以下六种低功耗模式：

- 工作模式（AM）
 - 所有时钟都在工作
- 低功耗模式0（LPM0）
 - CPU停止工作
 - ALCK和SMCLK保持工作，MCLK停止工作
 - FLL+环路控制保持工作
- 低功耗模式1（LPM1）
 - CPU停止工作
 - ALCK和SMCLK保持工作，MCLK停止工作
 - FLL+环路控制停止工作
- 低功耗模式2（LPM2）
 - CPU停止工作
 - MCLK，FLL+环路控制，DCOCLK停止工作
 - DCO的直流发生器保持工作
 - ALCK保持工作
- 低功耗模式3（LPM3）
 - CPU停止工作
 - MCLK，FLL+环路控制，DCOCLK停止工作
 - DCO的直流发生器停止工作
 - ALCK保持工作
- 低功耗模式4（LPM4）
 - CPU停止工作
 - MCLK，FLL+环路控制，DCOCLK停止工作
 - DCO的直流发生器停止工作
 - ALCK停止工作
 - 晶振停止工作

9. 特殊寄存器

9.1 PC

程序计数器PC共可寻址64KB存储空间。程序计数器PC总是指向偶数字节地址。在CPU运行周期中，访问PC所指向的存储器，然后PC加2。

9.2 SP

堆栈指针SP总是指向堆栈的顶部。它采用预减后加的机制，系统在压栈时，总是先将SP的值减去2，再将数据送到SP指定的RAM单元中，系统在将数据推出栈时，先将数据从SP指向的RAM单元中取出后，再将SP加上2。

9.3 SR

SR为CPU内部状态寄存器，其结构如下所示：

位	符号	说明
15~9		保留
8	V	溢出标志位，当有符号数的算数运算溢出时置1
7	SCG1	系统时钟控制位1，置1时，若DCOCLK没有用于MCLK或SMCLK，则关闭DCO直流发生器
6	SCG0	系统时钟控制位0，置1时，关闭FLL+环路控制
5	OSC OFF	振荡器关闭位，置1时，若LFXT1CLK没有用于MCLK或SMCLK，则关闭LFXT1晶振
4	CPU OFF	CPU关闭位，置1时，关闭CPU
3	GIE	通用中断使能位，置1时，使能可屏蔽中断，清0时，所有的可屏蔽中断都被禁止
2	N	负标志位，当运算结果为负时，置1
1	Z	零标志位，当运算结果为0时，置1
0	C	进位标志位，当运算产生进位时，置1

9.4 常数发生器CG1和CG2

六个常用常数可以通过寄存器CG1与CG2产生，而不需要额外的程序代码。这六个常数分别为：0000h、0001h、0002h、0004h、0008h、0FFFFh。当这6个常数任意一个被用作源立即数时，编译程序将自动使用常数发生器，节约指令代码。

9.5 通用寄存器R4到R15

R4到R15是12个通用寄存器，这些寄存器可用作数据寄存器，地址指针，或索引值。可以通过字或字节指令来访问。

10. 资源地址分配
10.1 存储器地址分配

存储器类型	访问类型	地址范围
中断向量地址	Flash	FFFFh - FFE0h
主存储区		FFDFh - 1100h
信息存储区		107Fh - 1000h
ROM	-	0FFFh - 0C00h
RAM	-	09FFh - 0200h
外设寄存器	16位寄存器	01FFh - 0100h
	8位寄存器	0FFh - 010h
专用寄存器	8位寄存器	0Fh - 00h

10.2 中断向量地址（见注4）

中断源	中断标志	系统中断	地址	优先级
上电 外部复位 看门狗 Flash存储器	WDTIFG KEYV (见注1)	复位	0FFFEh	15 (最高)
NMI 振荡器错误 Flash访问违法	NMIIFG (见注1, 3) OFIFG (见注1, 3) ACCVIFG (见注1, 3)	非屏蔽	0FFFCh	14
定时器B	TBCCR0 CCIFG (见注2)	可屏蔽	0FFFAh	13
定时器B	TBCCR1 to TBCCR6 CCIFG TBIFG (见注1, 2)	可屏蔽	0FFF8h	12
比较器A	CAIFG	可屏蔽	0FFF6h	11
看门狗	WDTIFG	可屏蔽	0FFF4h	10
USART0接收	URXIFG0	可屏蔽	0FFF2h	9
USART0发送	UTXIFG0	可屏蔽	0FFF0h	8
ADC12	ADC12IFG (见注1, 2)	可屏蔽	0FFEEh	7
定时器A	TACCRO CCIFG (见注2)	可屏蔽	0FFECh	6
定时器A	TACCR1 and TACCR2 CCIFG, TAIFG (见注1, 2)	可屏蔽	0FFEAh	5
I/O端口P1	P1IFG.0 to P1IFG.7 (见注1, 2)	可屏蔽	0FFE8	4
USART1接收	URXIFG1	可屏蔽	0FFE6h	3
USART1发送	UTXIFG1	可屏蔽	0FFE4h	2

中断源	中断标志	系统中断	地址	优先级
I/O端口P2	P2IFG.0 to P2IFG.7 (见注1, 2)	可屏蔽	0FFE2h	1
基础定时器	BTIFG	可屏蔽	0FFE0h	0

- 注：
1. 多源中断。
 2. 中断标志位于模块内部。
 3. 非屏蔽：可使用专用的中断使能位屏蔽中断，但无法通过通用的中断使能位来屏蔽。
 4. 中断向量和上电复位的起始地址位于地址空间0FFFFh到0FFE0h中。中断向量存储着中断服务程序的起始地址。

10.3 专用寄存器

模块使能寄存器2 ME2地址05h

位	符号	说明
7~6		保留
5	UTXE1	USART1: UART模式接收使能
4	URXE1	USART1: UART模式发送使能
	USPIE1	USART1: SPI模式发送和接收使能
3~0		保留

模块使能寄存器1 ME1地址04h

位	符号	说明
7	UTXE0	USART0: UART模式接收使能
6	URXE0	USART0: UART模式发送使能
	USPIE0	USART0: SPI模式发送和接收使能
5~0		保留

中断标志寄存器2 IFG2地址03h

位	符号	说明
7	BTIE	基本定时器中断标志
6		保留
5	URXIE0	USART1: UART与SPI发送中断标志
4	URXIE0	USART1: UART与SPI接收中断标志
3~0		保留

中断标志寄存器1 IFG1地址02h

位	符号	说明
7	UTXIFG0	USART0:UART与SPI发送中断标志
6	URXIFG0	USART0:UART与SPI接收中断标志
5		保留
4	NMIIFG	通过 $\overline{\text{RST}}/\text{NMI}$ 脚置位
3~2		保留
1	OFIFG	振荡器错误中断标志
0	WDTIFG	看门狗定时器中断标志，当看门狗定时器（看门狗模式下）溢出或安全密钥错误时置位；Vcc上电或 $\overline{\text{RST}}/\text{NMI}$ 脚在复位模式下产生复位时复位。

中断使能寄存器2 IE2地址01h

位	符号	说明
7	BTIE	基本定时器中断使能
6		保留
5	UTXIE0	USART1:UART与SPI发送中断使能
4	URXIE0	USART1:UART与SPI接收中断使能
3~0		保留

中断使能寄存器1 IE1地址00h

位	符号	说明
7	UTXIE0	USART0:UART与SPI发送中断使能
6	URXIE0	USART0:UART与SPI接收中断使能
5	ACCVIE	Flash访问违法中断使能
4	NMIIE	非屏蔽中断使能
3~2		保留
1	OFIE	振荡器错误中断使能
0	WDTIE	看门狗定时器中断使能，若配置看门狗功能，此位失效；若配置为定时器功能，此位有效

10.4 外设寄存器

模块	寄存器名称	缩写	地址	
看门狗定时器	看门狗控制寄存器	WDTCTL	0120h	
定时器B	捕获比较寄存器6	TBCCR6	019Eh	
	捕获比较寄存器5	TBCCR5	019Ch	
	捕获比较寄存器4	TBCCR4	019Ah	
定时器B	捕获比较寄存器3	TBCCR3	0198h	
	捕获比较寄存器2	TBCCR2	0196h	
	捕获比较寄存器1	TBCCR1	0194h	
	捕获比较寄存器0	TBCCR0	0192h	
	定时器B寄存器	TBR	0190h	
	捕获比较控制寄存器6	TBCCTL6	018Eh	
	捕获比较控制寄存器 5	TBCCTL5	018Ch	
	捕获比较控制寄存器 4	TBCCTL4	018Ah	
	捕获比较控制寄存器 3	TBCCTL3	0188h	
	捕获比较控制寄存器 2	TBCCTL2	0186h	
	捕获比较控制寄存器 1	TBCCTL1	0184h	
	捕获比较控制寄存器 0	TBCCTL0	0182h	
	定时器 B 控制寄存器	TBCTL	0180h	
	定时器 B 中断向量寄存器	TBIV	011Eh	
	定时器A	保留	-	017Eh
		保留	-	017Ch
		保留	-	017Ah
保留		-	0178h	
捕获比较寄存器2		TACCR2	0176h	
捕获比较寄存器1		TACCR1	0174h	
捕获比较寄存器0		TACCR0	0172h	
定时器A寄存器		TAR	0170h	
保留		-	016Eh	
保留		-	016Ch	
保留		-	016Ah	
保留		-	0168h	
捕获比较控制寄存器2		TACCTL2	0166h	
捕获比较控制寄存器1		TACCTL1	0164h	
捕获比较控制寄存器0		TACCTL0	0162h	
定时器A控制寄存器		TACTL	0160h	
定时器A中断向量寄存器		TAIV	012Eh	

模块	寄存器名称	缩写	地址
硬件乘法器	结果扩展寄存器	SUMEXT	013Eh
	高位结果寄存器	RESHI	013Ch
	低位结果寄存器	RESLO	013Ah
	操作数2寄存器	OP2	0138h
	操作数1寄存器	MACS	0136h
硬件乘法器	操作数1寄存器	MAC	0134h
	操作数1寄存器	MPYS	0132h
	操作数1寄存器	MPY	0130h
Flash控制器	Flash 控制寄存器 3	FCTL3	012Ch
	Flash 控制寄存器 2	FCTL2	012Ah
	Flash 控制寄存器 1	FCTL1	0128h
ADC12	转换缓存寄存器15	ADC12MEM15	015Eh
	转换缓存寄存器 14	ADC12MEM14	015Ch
	转换缓存寄存器 13	ADC12MEM13	015Ah
	转换缓存寄存器 12	ADC12MEM12	0158h
	转换缓存寄存器 11	ADC12MEM11	0156h
	转换缓存寄存器 10	ADC12MEM10	0154h
	转换缓存寄存器 9	ADC12MEM9	0152h
	转换缓存寄存器 8	ADC12MEM8	0150h
	转换缓存寄存器 7	ADC12MEM7	014Eh
	转换缓存寄存器 6	ADC12MEM6	014Ch
	转换缓存寄存器 5	ADC12MEM5	014Ah
	转换缓存寄存器 4	ADC12MEM4	0148h
	转换缓存寄存器 3	ADC12MEM3	0146h
	转换缓存寄存器 2	ADC12MEM2	0144h
	转换缓存寄存器 1	ADC12MEM1	0142h
	转换缓存寄存器 0	ADC12MEM0	0140h
	中断向量寄存器	ADC12IV	01A8h
	中断使能寄存器	ADC12IE	01A6h
	中断标志寄存器	ADC12IFG	01A4h
	控制寄存器1	ADC12CTL1	01A2h
	控制寄存器0	ADC12CTL0	01A0h
	ADC12 储存控制寄存器15	ADC12MCTL15	08Fh
	ADC12 储存控制寄存器 14	ADC12MCTL14	08Eh
	ADC12 储存控制寄存器 13	ADC12MCTL13	08Dh
	ADC12 储存控制寄存器 12	ADC12MCTL12	08Ch
	ADC12 储存控制寄存器 11	ADC12MCTL11	08Bh
	ADC12 储存控制寄存器 10	ADC12MCTL10	08Ah

模块	寄存器名称	缩写	地址
ADC12	ADC12 储存控制寄存器 9	ADC12MCTL9	089h
	ADC12 储存控制寄存器 8	ADC12MCTL8	088h
	ADC12 储存控制寄存器 7	ADC12MCTL7	087h
	ADC12 储存控制寄存器 6	ADC12MCTL6	086h
	ADC12 储存控制寄存器 5	ADC12MCTL5	085h
	ADC12 储存控制寄存器 4	ADC12MCTL4	084h
	ADC12 储存控制寄存器 3	ADC12MCTL3	083h
	ADC12 储存控制寄存器 2	ADC12MCTL2	082h
	ADC12 储存控制寄存器 1	ADC12MCTL1	081h
	ADC12 储存控制寄存器 0	ADC12MCTL0	080h
NO USE	保留		0A4h
			0A3h
			0A2h
			...
			092h
			091h
			090h
USART1	发送缓冲寄存器	U1TXBUF	07Fh
	接收缓冲寄存器	U1RXBUF	07Eh
	波特率寄存器1	U1BR1	07Dh
	波特率寄存器0	U1BR0	07Ch
	调制器控制寄存器	U1MCTL	07Bh
	接收控制寄存器	U1RCTL	07Ah
	发送控制寄存器	U1TCTL	079h
	USART1控制寄存器	U1CTL	078h
USART0	发送缓冲寄存器	U0TXBUF	077h
	接收缓冲寄存器	U0RXBUF	076h
	波特率寄存器1	U0BR1	075h
	波特率寄存器0	U0BR0	074h
	调制器控制寄存器	U0MCTL	073h
	接收控制寄存器	U0RCTL	072h
	发送控制寄存器	U0TCTL	071h
	USART0控制寄存器	U0CTL	070h
比较器A	比较器A端口关闭寄存器	CAPD	05Bh
	比较器A控制寄存器2	CACTL2	05Ah
	比较器A控制寄存器1	CACTL1	059h
SVS	SVS控制寄存器	SVSCTL	056h

模块	寄存器名称	缩写	地址
FLL+时钟	FLL+控制寄存器1	FLL_CTL1	054h
	FLL+控制寄存器0	FLL_CTL0	053h
	系统时钟频率控制寄存器	SCFQCTL	052h
	系统时钟频率积分器寄存器1	SCFI1	051h
	系统时钟频率积分器寄存器0	SCFI0	050h
基本定时器	基本定时计数寄存器2	BTCNT2	047h
	基本定时计数寄存器1	BTCNT1	046h
	基本定时器控制寄存器	BTCTL	040h
P6	端口P6功能选择寄存器	P6SEL	037h
	端口P6方向选择寄存器	P6DIR	036h
	端口P6输出寄存器	P6OUT	035h
	端口P6输入寄存器	P6IN	034h
P5	端口P5功能选择寄存器	P5SEL	033h
	端口P5方向选择寄存器	P5DIR	032h
	端口P5输出寄存器	P5OUT	031h
	端口P5输入寄存器	P5IN	030h
P4	端口P4功能选择寄存器	P4SEL	01Fh
	端口P4方向选择寄存器	P4DIR	01Eh
	端口P4输出寄存器	P4OUT	01Dh
	端口P4输入寄存器	P4IN	01Ch
P3	端口P3功能选择寄存器	P3SEL	01Bh
	端口P3方向选择寄存器	P3DIR	01Ah
	端口P3输出寄存器	P3OUT	019h
	端口P3输入寄存器	P3IN	018h
P2	端口2功能选择寄存器	P2SEL	02Eh
	端口2中断使能寄存器	P2IE	02Dh
	端口2中断边沿选择寄存器	P2IES	02Ch
	端口2中断标志寄存器	P2IFG	02Bh
	端口2方向选择寄存器	P2DIR	02Ah
	端口2输出寄存器	P2OUT	029h
	端口2输入寄存器	P2IN	028h
P1	端口1功能选择寄存器	P1SEL	026h
	端口1中断使能寄存器	P1IE	025h
	端口1中断边沿选择寄存器	P1IES	024h
	端口1中断标志寄存器	P1IFG	023h
	端口1方向选择寄存器	P1DIR	022h

模块	寄存器名称	缩写	地址
P1	端口1输出寄存器	P1OUT	021h
	端口1输入寄存器	P1IN	020h

11. CPU 指令系统

11.1 寻址方式

CPU共有7种寻址方式，其中4种可以用作目的操作数寻址，而源操作数可以使用全部的7种寻址方式。

- 寄存器寻址：操作数存储在所指定的寄存器中，可用于源操作数与目的操作数。

例如：	汇编程序	ROM中的内容
	MOV R5, R6	MOV R5, R6

将R5的内容移动到R6中。

	执行前	执行后
R5	01987h	01987h
R6	0FFFEh	01987h
PC	PCold	PCold+2

- 变址寻址：操作数在内存中，操作数的地址为寄存器内容加上所给出的偏移量，可用于源操作数与目的操作数。

例如：	汇编程序	ROM中的内容
	MOV 2 (R5), 6 (R6)	MOV X (R5), Y (R6)
		X = 2
		Y = 6

将地址为R5+2的存储单元内容移动到地址为R6+5的存储单元中。

	执行前	执行后
R5	01987h	01987h
R6	0FFF0h	0FFF0h
存储单元01989h	01028h	01028h
存储单元0FFF6h	01234h	01028h

- 符号寻址：操作数在内存中，操作数的地址在指令中直接给出，可用于源操作数与目的操作数。

例如：	汇编程序	ROM中的内容
	MOV SRC, DST	MOV X (PC), Y (PC)
		X = SRC - PC
		Y = DST - PC

将地址为SRC的存储单元内容移动到地址为DST的存储单元中，汇编程序能自动计算偏移量X与Y。

若SRC = 01987h, DST = 01234h, 则:

	执行前	执行后
存储单元01987h	01028h	01028h
存储单元01234h	01234h	01028h

●绝对寻址: 操作数在内存中, 操作数的地址在指令中直接给出, 可用于源操作数与目的操作数。

例如:	汇编程序	ROM中的内容
	MOV &SRC, &DST	MOV X (0), Y (0)
		X = SRC
		Y = DST

将地址为SRC的存储单元内容移动到地址为DST的存储单元中, 绝对寻址可以看作是当PC=0时的符号寻址。

若SRC = 01987h, DST = 01234h, 则:

	执行前	执行后
存储单元01987h	01028h	01028h
存储单元01234h	01234h	01028h

●间接寄存器寻址: 操作数在内存中, 操作数的地址在寄存器中, 只能用于源操作数。

例如:	汇编程序	ROM中的内容
	MOV @R5, 0 (R6)	MOV @R5, 0 (R6)

将地址为R5的存储单元内容移动到地址为R6的存储单元中。

	执行前	执行后
R5	01987h	01987h
R6	0FFF0h	0FFF0h
存储单元01987h	01028h	01028h
存储单元0FFF6h	01234h	01028h

●间接增量寻址: 操作数在内存中, 操作数的地址在寄存器中, 只能用于源操作数。

例如:	汇编程序	ROM中的内容
	MOV @R5+, 0 (R6)	MOV @R5+, 0 (R6)

将地址为R5的存储单元内容移动到地址为R6的存储单元中, 执行后R5的内容变为R5 + 2(若为字节操作则R5执行后变为R5 + 1)。

	助记符	操作	状态位			
			V	N	Z	C
逻辑操作类	AND(.B) SRC, DST	DST & SRC → DST	0	*	*	*
	BIC(.B) SRC, DST	DST & (~SRC) → DST	-	-	-	-
	BIS(.B) SRC, DST	DST SRC → DST	-	-	-	-
	BIT(.B) SRC, DST	DST & SRC	0	*	*	*
	XOR(.B) SRC, DST	DST ^ SRC	*	*	*	*
	RLA(.B) DST	C ← MSB ← MSB-1 ← ... ← LSB ← 0	*	*	*	*
	RLC(.B) DST	C ← MSB ← MSB-1 ← ... ← LSB ← C	*	*	*	*
	RRA(.B) DST	MSB → MSB → MSB-1 → ... → LSB → C	0	*	*	*
	RRC(.B) DST	C → MSB → MSB-1 → ... → LSB → C	*	*	*	*
	INV(.B) DST	~DST	*	*	*	*
位操作类	CLRC	0 → C	-	-	-	0
	CLRN	0 → N	-	0	-	-
	CLRZ	0 → Z	-	-	0	-
	DINT	0 → GIE	-	-	-	-
	EINT	1 → GIE	-	-	-	-
	SETC	1 → C	-	-	-	1
	SETN	1 → N	-	1	-	-
	SETZ	1 → Z	-	-	1	-
流程类	BR DST	DST → PC	-	-	-	-
	CALL DST	DST → TMP, SP-2 → SP, PC → @SP, TMP → PC	-	-	-	-
	JC/JHS 标号	若C=1, PC+2×offset → PC	-	-	-	-
	JZ/JEQ 标号	若Z=1, PC+2×offset → PC	-	-	-	-
	JGE 标号	若N ^ V=0, PC+2×offset → PC	-	-	-	-
	JL 标号	若N ^ V=1, PC+2×offset → PC	-	-	-	-
	JMP 标号	PC+2×offset → PC	-	-	-	-
	JN 标号	若N=1, PC+2×offset → PC	-	-	-	-
	JNC/JL 标号	若C=0, PC+2×offset → PC	-	-	-	-
	JNZ/JNE 标号	若Z=0, PC+2×offset → PC	-	-	-	-
	RET	@SP → PC, SP+2 → SP	-	-	-	-
	RETI	TOS → SR, SP+2 → SP, TOS → PC, SP+2 → SP	*	*	*	*
	NOP	空操作	-	-	-	-

注：TOS为“栈顶内容”。

12. FLL+时钟模块

12.1 FLL+时钟模块简介

FLL+是一个数字锁相环，支持低系统功耗。通过选择内部的3个时钟，用户可以在系统性能与功耗之间做出合适的选择。FLL+可以提供一个数倍于LFXT1晶振的时钟信号。

在PUC完成后，ACLK经过DCOCLK32倍频后得到MCLK与SMCLK。当ALCK使用32.768KHz的晶振时，MCLK与SMCLK的频率稳定在1.048576MHz。

状态寄存器的控制位SCG0, SCG1, OSCOFF, CPUOFF, 可以配置系统的工作模式，控制FLL+时钟模块的开启与关闭。FLL+模块可以通过软件配置寄存器SCFQCTL, SCFI0, SCFI1, FLL_CTL0, FLL_CTL1完成对系统时钟的设置。

FLL+时钟模块包含2或3个时钟源：

- LFXT1CLK：使用32.768KHz或450KHz-8MHz的振荡器
- XT2CLK：高频振荡器，可选450KHz-8MHz
- DCOCLK：内部数控RC振荡器（DCO）

FLL+可以提供3种时钟信号：

- ACLK：辅助时钟，ACLK是由LFXT1CLK信号1、2、4、8分频后得到的。ACLK可由软件选作各个外围模块的时钟信号，一般用于低速外设。
- MCLK：系统主时钟，可由软件选择LFXT1CLK、XT2CLK、DCOCLK三者之一作为时钟来源，然后经过1、2、4、8分频后得到。MCLK主要用于CPU和系统。
- SMCLK：系统子时钟，可由软件选择LFXT1CLK、XT2CLK、DCOCLK三者之一作为时钟来源，然后经过1、2、4、8分频后得到。SMCLK主要用于高速外围模块。

12.2 FLL+时钟模块在低功耗下的应用

在使用电池系统中，相互矛盾的典型需求：

- 出于系统功耗与定时应用的考虑下，希望使用低的时钟频率
- 出于系统对突发时间处理速度与反应时间的考虑下，希望使用高的时钟频率
- 在工作温度与电压范围内时钟的稳定性

FLL+时钟模块允许用户可以通过选择3个时钟信号：ACLK, MCLK, SMCLK来解决以上矛盾的需求。在最佳的低功耗应用中，ALCK可以配置为低功耗的32.768KHz晶振，以提供一个稳定的基本时钟用于系统工作与低功耗待机。MCLK可以配置为片内的DCO，当有中断请求时激活时钟。

12.3 内部超低功耗低频振荡器

内部的超低功耗低频振荡器（VLO）提供一个典型频率为12KHz的时钟，而不需要外部晶振。VLOCLK源可以通过设置寄存器LFXT1Sx=10, XTS_FLL=0来选择。在LPM4模式下，OSCOFF位可以禁止VLO。当选择VLO时，LFXT1晶振可以关断，以减小电流消耗。当没有使用VLO时，它不消耗电流。

12.4 LFXT1振荡器

当XTS_FLL=0时，LFXT1振荡器使用32.768KHz的外部晶振并支持超低功耗。只需在XIN与XOUT两个引脚间接一个晶振即可。

当XTS_FLL=1时，LFXT1振荡器支持高速振荡器或陶瓷振荡器。只需在XIN与XOUT两个引脚间接一个告诉晶振或陶瓷振荡器即可。

当XTS_FLL=1时，LFXT1振荡器可以使用连接在XIN引脚上的外部的时钟信号，输入的频率范围450KHz~8MHz。

用户可以通过配置XCAPxPF，为LFXT1选择内部的负载电容，可选值为1，6，8，10pF。

若LFXT1没有用于MCLK的源时（SELM \neq 3 or CPUOFF = 1），可以通过软件设置OSCOFF位来关闭LFXT1。

12.5 XT2振荡器

XT2时钟信号来源于XT2CLK，他的工作特性与LFXT1振荡器工作在高频模式下类似。若XT2CLK没有用做MCLK与SMCLK时，可以通过XT2OFF位关闭XT2振荡器。

若系统只有一个外部晶振时，应该将它连接LFXT1。这是因为若仅使用XT2时，会引起LFOF错误标志置位，使得OFIFG位无法被清0。

12.6 DCO振荡器

DCO是一个具有RC特性的集成环路振荡器。DCO的频率稳定在ACLK的N倍频。可以通过配置寄存器调节DCO的频率范围，当DCO没有作为SMCLK与MCLK时钟信号时，可以通过状态寄存器中的SCG0位关闭直流发生器。

当两个外部振荡器失效时，DCO振荡器就会自动被选作MCLK的时钟源，因此由振荡器失效引起的NMI中断请求可以得到响应，甚至在CPU关闭的情况下也能得到处理。

12.7 FLL+时钟模块寄存器

SCFQCTL系统时钟控制寄存器（052h）

7	6	5	4	3	2	1	0
SCFQ_M	N						
rw-0	rw-0	rw-0	rw-1	rw-1	rw-1	rw-1	rw-1

SCFQ_M 调制器使能位

0 使能调制器

1 禁止调制器

N DCO倍频系数。N必须大于0

若DCOPLUS = 0, $f_{\text{DCOCLK}} = (N + 1) \times f_{\text{crystal}}$

若DCOPLUS = 0, $f_{\text{DCOCLK}} = (N + 1) \times f_{\text{crystal}}$

SCIF0系统频率积分器寄存器0 (050h)

7	6	5	4	3	2	1	0
FLLD _x		FN _x				MOD _x (LSBs)	
rw-0	rw-1	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0

FLLD_x FLL+分频系数，DCOCLK在FLL+反馈环中被分频。

- 00 不分频
- 01 2分频
- 10 4分频
- 11 8分频

FN_x DCO频率范围控制。

- 0000 0.65 ~ 6.1MHz
- 0001 1.3 ~ 12.1MHz
- 001x 2 ~ 17.9MHz
- 01xx 2.8 ~ 26.6MHz
- 1xxx 4.2 ~ 46MHz

MOD_x 调制器控制的最低2位，位0是调制器控制的最低有效位。这几位影响调制器的工作模式。所有的MOD_x位都可以通过FLL+自动调整。

SCIF0系统频率积分器寄存器0 (051h)

7	6	5	4	3	2	1	0
DCO _x					MOD _x (MSBs)		
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0

DCO_x DCOCLK频率控制位，这5位控制DCOCLK频率的29种组合（最高四种相同），每一种组合比前一种高出10%。

MOD_x 调制器控制的最高3位，位2是调制器控制位的最高有效位。这几位影响调制器的工作模式。所有的MOD_x位都可以通过FLL+自动调整。

FLL_CTL0 FLL+控制寄存器0 (053h)

7	6	5	4	3	2	1	0
DCOPLUS	XTS_FLL	XCAP _x PF		XT20F	XT10F	LFOF	DCOF
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-1	rw-1

DCOPLUS 当DCO输出用作MCLK或SMCLK前，是否预分频。

- 0 分频
- 1 不分频

XTS_FLL 选择LFXT1模式

- 0 低频模式
- 1 高频模式

XCAPxPF 振荡器电容选择，这位为低频振荡器选择负载电容。在高频模式下必须为00。

- 00 0~1pF
- 01 1~6pF
- 10 2~8pF
- 11 3~10pF

XT20F XT2振荡器失效标志位。

- 0 没有失效
- 1 失效

XT10F LFXT1高频振荡器失效标志位。

- 0 没有失效
- 1 失效

LF0F LFXT1低频振荡器失效标志位。

- 0 没有失效
- 1 失效

DC0F DCO失效标志位。

- 0 没有失效
- 1 失效

FLL_CTL1 FLL+控制寄存器1 (054h)

7	6	5	4	3	2	1	0
保留	SMCLKOFF	XT20FF	SELMx		SELS	FLL_DIVx	
r-0	rw-0	rw-1	rw-0	rw-0	rw-0	rw-0	rw-0

SMCLKOFF 关闭SMCLK

- 0 开启SMCLK
- 1 关闭SMCLK

XT20FF 关闭XT2

- 0 开启XT2
- 1 关闭XT2

SELMx 选择MCLK时钟源

- 00 DCOCLK
- 01 DCOCLK
- 10 XT2CLK
- 11 LFXT1CLK

SELS 选择SMCLK时钟源

- 0 DCOCLK
- 1 XT2CLK

FLL_DIVx	ACLK分频系数
00	不分频
01	2分频
10	4分频
11	8分频

13. Flash 存储器

13.1 功能概述

MS616F512NS内部集成了Flash以及Flash控制器，通过Flash控制器可以对Flash进行写入与擦除操作。Flash控制器内部有3组寄存器，一个时序发生器，一个用来给写入与擦除提供高压的电压生成器。

Flash存储器具有以下特点：

- 内部集成编程高压发生器
- 可通过JTAG，BSL编程
- 基于字操作
- 超低功耗
- 可进行段擦除或整体擦除
- 擦除编程次数可达10000次以上
- 数据可保存10年以上
- 仅能通过JTAG/BSL对Flash进行编程与擦除，不支持片内编程与擦除操作

13.2 Flash存储器的分段

Flash存储器被分为主存储区与信息存储区两部分。主存储区每1K字被划分为一段，共有30段，信息存储区只有一段，空间为64个字，段为擦除操作的最小单位。每段进一步被分为大小为32个字的块。

区域	地址	容量 (Byte)
主存储区	F800-FFFF	2048
	F000-F7FF	2048
	E800-EFFF	2048
	E000-E7FF	2048
	D800-DFFF	2048
	D000-D7FF	2048
	C800-CFFF	2048
	C000-C7FF	2048
	B800-BFFF	2048
	B000-B7FF	2048
	A800-AFFF	2048
	A000-A7FF	2048
	9800-9FFF	2048
	9000-97FF	2048
	8800-8FFF	2048
	8000-87FF	2048
	7800-7FFF	2048
	7000-77FF	2048

区域	地址	容量 (Byte)
主存储区	6800-6FFF	2048
	6000-67FF	2048
	5800-5FFF	2048
	5000-57FF	2048
	4800-4FFF	2048
	4000-47FF	2048
	3800-3FFF	2048
	3000-37FF	2048
	2800-2FFF	2048
	2000-27FF	2048
	1800-1FFF	2048
	1100-17FF	1792
信息存储区	1000-107F	128

13.3 Flash控制寄存器

FCTL1 Flash控制寄存器1 (0128h)

15~8	7	6	5	4	3	2	1	0
FRKEY	BLKWRT	WRT	保留			MERAS	ERASE	保留
FWKEY	rw-0	r-0	r0	r0	r0	r-0	r-0	r0

FRKEY FCTL1的读取密码。读取次8位时，值一直为096h

FWKEY FCTL1的写入密码。必须写入0A5h，否则会产生PUC信号。

BLKWRT 块写模式使能，需要同时将WRT与BLKWRT位置1。当EMEX位置位时，BLKWRT自动复位。

0 块写模式关闭

1 块写模式开启

WRT 写模式使能。当EMEX位置位时，BLKWRT自动复位。

0 写模式关闭

1 写模式开启

MERAS 整体擦除使能，当擦除结束或EMEX置位时，自动复位。

ERASE 段擦除使能，当擦除结束或EMEX置位时，自动复位。

下表为MERAS与ERASE各种组合所进行的不同擦除操作

MERAS	ERASE	擦除操作
0	0	不擦除
0	1	擦除指定的一段
1	0	擦除指定的主存储区或信息存储区
1	1	擦除主存储区与信息存储区

注：无法通过此寄存器的擦除/写使能位进行片内编程，擦除/写使能位仅适用于JTAG模式下Flash的编程与擦除。

FCTL2 Flash控制寄存器2 (012Ah)

15~8	7	6	5	4	3	2	1	0
FRKEY	FSSELx		FNx					
FWKEY	rw-0	rw-1	r-0	r-0	rw-0	rw-0	rw-1	rw-0

FRKEY FCTL1的读取密码。读取次8位时，值一直为096h

FWKEY FCTL1的写入密码。必须写入0A5h，否则会产生PUC信号。

FSSELx 选择Flash控制器所使用的时钟源

00 ACLK

01 MCLK

10 SMCLK

11 SMCLK

FNx Flash控制器时钟分频系数

000000 不分频

000001 2分频

000010 3分频

... ..

111111 64分频

FCTL3 Flash控制寄存器3 (012Ch)

15~8	7	6	5	4	3	2	1	0
FRKEY	保留		EMEX	LOCK	WAIT	ACCVIFG	KEYV	BUSY
FWKEY	r-0	r-0	rw-0	rw-1	r-1	rw-0	rw-0	r-0

FRKEY FCTL1的读取密码。读取次8位时，值一直为096h

FWKEY FCTL1的写入密码。必须写入0A5h，否则会产生PUC信号。

EMEX 紧急退出位。对Flash的操作时空时使用该位做紧急退出处理。

LOCK 锁定位，在未锁定的情况下可以对Flash进行编程或擦除操作。该位可由用户写入或系自动设置。可在编程，擦除期间或结束后置位，且当前操作能够正常完成。在块写入模式下，若BLKWRT=WRT=1时将LOCK置位，这BLKWRT与WRT位都会复位，块写入结束。

0 未锁定，可以对Flash进行读，写，擦除操作

1 锁定，只能对Flash进行读取操作

WAIT 等待标志位，指示Flash是否正处于编程模式

0 Flash正处于编程模式

1 Flash空闲，可以进行下一次写入操作

ACCVIFG 非法访问中断标志。当对Flash进行编程或擦除操作时不能访问Flash，否则该位会置位，若ACCVIE也是1，则会发生NMI中断。

0 没有非法访问

1 发生非法访问

KEYV	安全口令出错标志位。这位指出在对FCTLx寄存器写入是安全口令错误，并会产生一个PUC，KEYV必须通过软件复位。 0 安全口令正确 1 安全口令错误
BUSY	Flash忙标志位。指出Flash是否正处于编程或擦除操作中。用于在每次编程或擦除操作前都需要检查该位。当编程或擦除启动时，此位置1，操作完成后，此位自动复位。 0 不忙 1 忙

14. 数字 I/O

14.1 数字I/O端口概述

MS616F512NS具有一系列的I/O端口，每个I/O都可独立的配置为输入或输出，并且可以单独的对每个I/O进行读/写操作。

P1与P2具有中断能力，P1与P2的每个中断都可单独开启，并配置为上升沿或下降沿触发。所有的P1共享一个中断源，P2具有不同的中断源。

数字I/O有以下特点：

- 每个I/O都可独立配置
- 允许任意组合输入，输出和中断
- P1与P2均可单独配置中断
- 每个I/O具有独立的输入输出寄存器

14.2 输入寄存器PxIN

当I/O设置为输入功能时，PxIN的每一位反映了对应I/O的输入值。PxIN为只读寄存器。

- 0 输入值为0
- 1 输入值位1

14.3 输出寄存器PxOUT

当I/O设置为输出功能时，PxIN的每一位反映了对应I/O将要输出的值。

- 0 输出值为0
- 1 输出值为1

14.4 方向寄存器PxDIR

每一位PxDIR选择了对应I/O的方向，在PUC后寄存器被复位。

- 0 选择为输入功能
- 1 选择为输出功能

14.5 功能选择寄存器PxSEL

一些端口具有片内外设的功能，通过设置PxSEL位来选择端口的功能，I/O或外设模块功能。将PxSEL设置为1，并不会自动设置端口方向，需要将对应PxDIR设置与外设模块一致。

- 0 选择为I/O端口功能
- 1 选择为片内外设模块功能

14.6 中断标志寄存器P1IFG与P2IFG

当所选则的输入信号边沿触发中断后，对应的PxIFG位会被置位，若PxIE与GIE位均为1，则会发生一个中断请求。PxIFG必须通过软件复位。通过软件也可以将PxIFG置位，以便于产生一

个软件初始化中断。

- 0 没有中断
- 1 发生中断

14.7 中断使能寄存器P1IE与P2IE

PxIE使能对应的PxIFG中断

- 0 禁止中断
- 1 开启中断

14.8 中断边沿选择寄存器P1IES与P2IES

PxIES选择对应I/O的中断触发方式

- 0 上升沿触发中断
- 1 下降沿触发中断

14.9 数字I/O寄存器

端口	寄存器	缩写	地址	寄存器类型	初始状态
P1	输入	P1IN	020h	只读	—
	输出	P1OUT	021h	读写	无变化
	方向选择	P1DIR	022h	读写	PUC信号复位
	中断标志	P1IFG	023h	读写	PUC信号复位
	中断边沿选择	P1IES	024h	读写	无变化
	中断使能	P1IE	025h	读写	PUC信号复位
	功能选择	P1SEL	026h	读写	PUC信号复位
P2	输入	P2IN	028h	只读	—
	输出	P2OUT	029h	读写	无变化
	方向选择	P2DIR	02Ah	读写	PUC信号复位
	中断标志	P2IFG	02Bh	读写	PUC信号复位
	中断边沿选择	P2IES	02Ch	读写	无变化
	中断使能	P2IE	02Dh	读写	PUC信号复位
	功能选择	P2SEL	02Eh	读写	PUC信号0C0h
P3	输入	P3IN	018h	只读	—
	输出	P3OUT	019h	读写	无变化
	方向选择	P3DIR	01Ah	读写	PUC信号复位
	功能选择	P3SEL	01Bh	读写	PUC信号复位
P4	输入	P4IN	01Ch	只读	—
	输出	P4OUT	01Dh	读写	无变化
	方向选择	P4DIR	01Eh	读写	PUC信号复位
	功能选择	P4SEL	01Fh	读写	PUC信号复位

端口	寄存器	缩写	地址	寄存器类型	初始状态
P5	输入	P5IN	030h	只读	—
	输出	P5OUT	031h	读写	无变化
	方向选择	P5DIR	032h	读写	PUC信号复位
	功能选择	P5SEL	033h	读写	PUC信号复位
P6	输入	P6IN	034h	只读	—
	输出	P6OUT	035h	读写	无变化
	方向选择	P6DIR	036h	读写	PUC信号复位
	功能选择	P6SEL	037h	读写	PUC信号复位

15. 看门狗定时器

15.1 功能概述

看门狗的主要功能是当程序运行出问题后系统重启。当到达预先设定的时间间隔后，看门狗就会产生一个系统复位。若应用中不需要使用看门狗，则可以将其设置为普通的定时器，在所设置的时间间隔产生中断。

看门狗定时器模块有以下特点：

- 四种可配置的时间间隔
- 看门狗模式
- 定时器模式
- 看门狗控制寄存器受密码保护
- 对 \overline{RST} / NMI 的控制功能
- 可选时钟源
- 可以停止以降低功耗

15.2 看门狗定时器操作

通过设置WDTCTL寄存器可以将看门狗模块设置为看门狗模式或定时器模式。WDTCTL寄存器中也可以对 \overline{RST} / NMI 端口进行控制。WDTCTL寄存器是一个受密码保护的16位可读写寄存器。任何读或写操作必须使用字操作指令并且高位字节必须为写密码05Ah。任何高位字节不为05Ah的值写入WDTCTL寄存器时，会引发安全密码错误并产生PUC系统复位。读取WDTCTL寄存器时，高位字节总是069h。

15.3 看门狗模式

看门狗定时计数器WDCNT是一个16位的向上计数器，不能通过软件访问。通过看门狗定时控制器可以选择时间间隔。通过WDTSEL位可以为WDCNT选择时钟源，ACLK或SMCLK。

当PUC发生后，看门狗模块自动设置为看门狗模式，使用DCOCLK在32768个周期后复位。在默认的时间间隔内，用户必须设置、暂停或清除WDT，否则会产生新的一个PUC信号。PUC信号使看门狗复位到默认状态并将 \overline{RST} / NMI 端口设置为复位模式。

15.4 定时器模式

将WDTTSEL位设置为1时，看门狗工作在定时器模式。定时器模式一般用于周期性的产生一个中断。在定时器模式下，在所设置的时间间隔到达后，WDTIFG位置位，但并不会产生PUC复位信号，同时WDTIFG的使能位WDTIE保持不变。

当WDTIE位与GIE位均为1时，WDTIFG置位会发生一个中断请求。当中断被处理后，WDTIFG中断标志位会自动复位，也可通过软件复位。定时器模式看门狗模式的中断向量地址不同。

注意：

若要修改WDT模块的时间间隔，则应该在单挑指令中进行，并且此时WDCNTCL应该为1，否

则会产生一个意料之外的PUC或中断

在修改时钟源时，应该先使WDT模块停止工作，否则可能会产生错误的时间间隔。

15.5 看门狗模块寄存器

WDTCTL看门狗控制寄存器 (0120h)

15~8	7	6	5	4	3	2	1	0
WDTPW	WDTHOLD	WDTNMIES	WDTNMI	WDTTMSSEL	WDCNTCL	WDTSSSEL	WDTISx	
	rw-0	rw-0	rw-0	r-0	r0(w)	rw-0	rw-0	rw-0

WDTPW 看门狗模块的密码。读取时值为069h。写入时必须为05Ah，否则会产生PUC复位信号。

WDTHOLD 看门狗模块停止位，可以降低功耗。

- 0 看门狗模块不停止
- 1 看门狗模块停止

WDTNMIES 看门狗模块NMI中断边沿触发选择。当WDTNMI为1时，此位为NMI选择中断的触发边沿。修改此位会触发一个NMI中断。先将WDTNMI清0后，再修改此位可以避免一个意料之外的中断。

- 0 上升沿触发NMI
- 1 下降沿触发NMI

WDTNMI 选择 $\overline{RST} / \overline{NMI}$ 端口的功能，在PUC后复位

- 0 复位功能
- 1 NMI功能

WDTTMSSEL 看门狗模块工作模式选择

- 0 看门狗模式
- 1 定时器模式

WDCNTCL 看门狗定时计数器清除位。将此位置位，计数器的值会被清零。WDCNTCL自动复位。

- 0 无操作
- 1 清零计数器

WDTSSSEL 看门狗定时器时钟源选择位。

- 0 SMCLK
- 1 ACLK

WDTISx 看门狗定时器时间间隔选择位。这两位选择了看门狗定时器的置位WDTIFG或产生PUC信号的时间间隔

- 00 32768个时钟周期
- 01 8192个时钟周期
- 10 512个时钟周期
- 11 64个时钟周期

16. 基本定时器

16.1 功能概述

基本定时器经常用在低功耗应用中，它的目的就是支持软件和各种外围模块工作在低频、低功耗的条件下。基本定时器通过对SMCLK或ACLK进行分频，向其他外围模块提供低频控制信号。基本定时器非常适合于周期性的产生一个中断，可以更新LCK或启动一个新的测量周期。

基本定时器模块的寄存器没有初始状态，在使用前，用户必须通过软件先配置寄存器。

基本定时器具有以下特点：

- 可选时钟源
- 2个独立的，级联的8位定时器
- 具有中断能力

16.2 基本定时器操作

通过设置BTCTL寄存器，可以将基本定时器模块配置为2个8位的定时器或一个16位的定时器。对BTCTL的读写操作必须使用字节操作指令。

基本定时器计数器1

基本定时器计数器1（BTCNT1）是一个可以通过软件访问的8位定时计数器。BTCNT1使用ACLK作为时钟源，并且为LCD控制器提供帧频率。通过设置BTHOLD与BTDIV位可以停止BTCNT1。

基本定时器计数器2

基本定时器计数器2（BTCNT2）是一个可以通过软件访问的8位定时计数器。可以通过设置BTSSEL与BTDIV位，为BTCNT2选择 ACLK或SMCLK或ACLK/256(当与BTCNT1级联时)作为时钟源。通过设置BTHOLD位来停止BTCNT2，以降低系统功耗。

十六位定时器模式

通过将BTDIV位置1，可以选择16位定时器模式。在16位定时器模式下，BTCNT1与BTCNT2级联。BTCNT1的时钟源为ACLK，BTCNT2的时钟源为ACLK/256。

基本定时器操作：信号 f_{LCD}

LCD控制器使用从BTCNT1的 f_{LCD} 信号，以生成COM与SEG的控制时序。默认ACLK的频率为32.768kHz作为BTCNT1的时钟。通过设置BTFRFQx位可以选择 f_{LCD} 的频率为ACLK/256，ACLK/128，ACLK/64，或ACLK/32。 f_{LCD} 的最佳频率取决于LCD的帧频率 F_{frame} 与LCD多路器比例mux：

$$f_{LCD} = 2 \times \text{mux} \times F_{frame}$$

例如, 当3-mux LCD, 帧频率 $F_{\text{frame}} = 30\text{Hz}$ 到 100Hz , 计算 f_{LCD} :

$$f_{\text{LCD}(\text{min})} = 2 \times 3 \times 30 = 180\text{Hz}$$

$$f_{\text{LCD}(\text{max})} = 2 \times 3 \times 100 = 600\text{Hz}$$

选择 $f_{\text{LCD}} = 32768/128 = 256\text{Hz}$

或 $f_{\text{LCD}} = 32768/64 = 512\text{Hz}$

16.3 基本定时器寄存器

BTCTL 基本定时器控制寄存器 (040h)

7	6	5	4	3	2	1	0
BTSSSEL	BTHOLD	BTDIV	BTFRFQ _x		BTIP _x		
rW	rW	rW	rW	rW	rW	rW	rW

BTSSSEL BTCNT2时钟源选择位。此位与BTDIV位一起控制BTCNT2的时钟源。

BTHOLD 基本定时器停止位

0 BTCNT1与BTCNT2没有停止

1 BTCNT2停止工作

若BTDIV也为1, 则BTCNT1停止工作

BTDIB 基本定时器时钟分频位。此位与BTSSSEL位一起控制BTCNT2的时钟源。

BTSSSEL	BTDIV	BTCNT2的时钟源
0	0	ACLK
0	1	ACLK/256
1	0	SMCLK
1	1	ACLK/256

BTFRFQ_x f_{LCD} 的频率选择位。这两位控制着LCD的刷新频率。

00 $f_{\text{ACLK}}/32$

01 $f_{\text{ACLK}}/64$

10 $f_{\text{ACLK}}/128$

11 $f_{\text{ACLK}}/256$

BTIP_x 基本定时器中断时间间隔选择位。

000 $f_{\text{CLK2}}/2$

001 $f_{\text{CLK2}}/4$

010 $f_{\text{CLK2}}/8$

011 $f_{\text{CLK2}}/16$

100 $f_{\text{CLK2}}/32$

101 $f_{\text{CLK2}}/64$

110 $f_{\text{CLK2}}/128$

111 $f_{\text{CLK2}}/256$

BTCNT1 基本定时计数器1 (046h)

7	6	5	4	3	2	1	0
BTCNT1x							
rw	rw	rw	rw	rw	rw	rw	rw

BTCNT1x BTCNT1寄存器的值为BTCNT1计数器的计数值。

BTCNT2 基本定时计数器2 (047h)

7	6	5	4	3	2	1	0
BTCNT2							
rw	rw	rw	rw	rw	rw	rw	rw

BTCNT2 BTCNT2寄存器的值为BTCNT2数器的计数值。

17. 定时器 A

17.1 功能概述

定时器A是一个16位的定时计数器，具有3组捕获比较寄存器。定时器A具有多路捕获比较，PWM波输出，定时器功能。定时器A也具有大量的中断能力，中断可以由计数器溢出或每个捕获比较寄存器产生。

定时器A具有以下特点：

- 四种异步16位定时计数器模式
- 可配置的时钟源
- 3组捕获比较寄存器
- 可配置的PWM波输出
- 异步输入，输出锁存
- 具有中断向量寄存器，可快速定位定时器A的中断源

17.2 十六位定时器A计数器

16位定时计数器TAR可以根据配置在每个时钟信号的上升沿增或减计数。TAR的值可以通过软件读取。当计数器发生溢出时，会产生一个中断。将TACLR位置1，可以清零TAR寄存器的值，但同时也会清除时钟分频系数与计数方向（增或减计数）。若要修改定时器A的工作模式，应先停止定时器工作以避免发生错误。

用户可以通过以下2种方法启动或重启定时器A：

1. 当 $MC_x > 0$ 并且时钟源有效
2. 当定时器为增或增/减模式时，向TACCRO写入0停止定时器，向TACCRO写入非零值启动定时器。在这种情况下，定时器从0开始增计数。

17.3 定时器A工作模式

定时器A具有4种工作模式：停止模式，增计数模式，连续计数模式，增/减计数模式。用户可以通过配置 MC_x 位来改变工作模式。

停止模式：

停止模式用于暂停定时器，并不会发生复位，所有寄存器的值都会保持。当定时器重新开始工作时，它会从暂停前的值开始计数，计数方向与暂停前一致。

增计数模式：

捕获比较寄存器TACCRO用作定时器A的增计数模式。由于TACCRO为16位寄存器，所以该模式适用于定时周期小于65536的连续计数情况。计数器从0开始计数，当计数值与TACCRO相等时，定时器复位并从0开始重新计数，定时器计数周期为 $TACCRO + 1$ 。在增计数模式下，若定时计数器的值大于TACCRO，定时器会立即从0开始重新计数。

当定时器计数到TACCRO时，捕获比较中断标志位CCIFG0置1。当定时器从TACCRO计数到0时，定时器溢出标志位置1。

连续计数模式:

在连续计数模式中, 定时器从当前值计数到0FFFFh后, 又从0开始重新计数到0FFFFh。
当定时器从0FFFFh计数到0时, 定时器溢出标志位TAIFG置1。

增/减计数模式:

在增/减计数模式下, 定时器先增计数到TACCR0的值, 然后反向减计数到0。

当定时器计数到TACCR0时, 中断标志位TACCIFG0置1。当定时器反向计数到0时, 溢出中断标志TAIFG置1。

17.4 捕获比较模块

定时器A具有3个相同的捕获比较模块, 为实时处理提供灵活的手段, 每个模块都可用于捕获时间发生的时间或产生的时间间隔。当发生捕获事件发生或定时器计时到达时将产生中断。在捕获模式下, 当满足捕获条件时, 捕获比较寄存器TACCRx会记录当前计数器TAR的值。在比较模式下, 当TAR的值与TACCRx的值相等时, 中断标志位CCIFGx置1。用户通过设置寄存器TACCTLx中的CAPx位来选择捕获或比较模式。

17.5 输出单元

每个捕获比较模块都包含一个输出单元, 用于产生输出PWM波信号。每个输出单元有8种工作模式, 可以产生基于EQU0与EQUx的多种信号。

输出模式0 输出模式:

输出信号OUTx由每个捕获比较模块的控制寄存器TACCTLx中的OUTx位定义, 并在写入该寄存器后立即更新。

输出模式1 置位模式:

输出信号在计数器TAR的值等于TACCRx时置位, 并保持置位到定时器复位或选择另一种输出模式为止。

输出模式2 PWM翻转/复位模式:

当计数器TAR的值等于TACCRx时, 输出翻转, 当TAR的值等于TACCR0时复位。

输出模式3 PWM置位/复位模式:

当计数器TAR的值等于TACCRx时, 输出置位, 当TAR的值等于TACCR0时复位。

输出模式4 翻转模式:

每当计数器TAR的值等于TACCRx时, 输出翻转, 输出的周期为定时器周期的2倍。

输出模式5 复位模式:

每当计数器TAR的值等于TACCRx时，输出复位并保持低电平直到选择另一种输出模式。

输出模式6 PWM翻转/置位模式：

当计数器TAR的值等于TACCRx时，输出翻转，当TAR的值等于TACCRO时置位。

输出模式7 PWM复位/置位模式：

当计数器TAR的值等于TACCRx时，输出复位，当TAR的值等于TACCRO时置位。

17.6 定时器A寄存器

定时器A控制寄存器 TACTL (0160h)

15	14	13	12	11	10	9	8
未用						TASSELx	
rw-(0)	rw-(0)						

7	6	5	4	3	2	1	0
IDx		MCx		未用	TACLr	TAIE	TAIFG
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	w-(0)	rw-(0)	rw-(0)

TASSELx 定时器A时钟源选择位

- 00 TACLK
- 01 ACLK
- 10 SMCLK
- 11 反向的TACLK

IDx 输入时钟的分频系数

- 00 不分频
- 01 2分频
- 10 4分频
- 11 8分频

MCx 模式选择。不使用定时器A时可以将MCx设置为00，以降低功耗。

- 00 停止模式
- 01 增计数模式
- 10 连续计数模式
- 11 增减计数模式

TACLr 定时器清除位。将此位置1，将会复位时钟分频系数，计数器TAR的值，计数的方向。

TACLr位由硬件自动复位，读取此位始终为0。

- 0 无操作
- 1 复位定时器A

- TAIE 定时器A中断使能位。
- 0 禁止中断
 - 1 使能中断
- TAIFG 定时器A中断标志位。
- 0 没有中断
 - 1 有待处理的中断

定时器A寄存器 TAR (0170h)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TARx															
rw-(0)															

TARx 定时器A计数器的计数值。

捕获比较寄存器 TACCR0 (0172h) , TACCR1 (0174h) , TACCR2 (0176h)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TACCRx															
rw-(0)															

TACCRx 定时器A的捕获比较寄存器

比较模式：TACCRx保存数值用来与计数器TAR的值进行比较。

捕获模式：当发生捕获条件时，将计数器TAR的值复制到捕获比较寄存器中。

捕获比较控制寄存器 TACCTL0 (0162h) , TACCTL1 (0164h) , TACCTL2 (0166h)

15		14		13		12		11		10		9		8	
CMx				CCISx				SCS		SCCI		未用		CAP	
rw-(0)		rw-(0)		rw-(0)		rw-(0)		rw-(0)		r		r0		rw-(0)	

7		6		5		4		3		2		1		0	
OUTMODx				CCIE		CCI		OUT		COV		CCIFG			
rw-(0)		rw-(0)		rw-(0)		rw-(0)		r		w-(0)		rw-(0)		rw-(0)	

CMx 选择捕获模式

- 00 禁止捕获模式
- 01 上升沿捕获
- 10 下降沿捕获
- 11 上升沿与下降沿均捕获

CCISx	捕获比较输入源选择。 00 CCIxA 01 CCIxB 10 GND 11 Vcc
SCS	选择同步捕获信号源。此位用于使能同步捕获输入信号与定时器时钟。 0 异步捕获 1 同步捕获
SCCI	同步比较捕获输入。锁存所选的CCI输入信号，可以通过此位读取。
CAP	捕获模式使能 0 比较模式 1 捕获模式
OUTMODx	输出模式。模式2, 3, 6, 7不适合与TACCRO，由于 $EQU_x = EQU_0$ 。 000 输出 001 置位 010 PWM翻转/复位 011 PWM置位/复位 100 翻转 101 复位 110 PWM翻转/置位 111 PWM复位/置位
CCIE	捕获比较中断使能位 0 禁止中断 1 使能中断
CCI	捕获比较输入。所选的输入信号可以从此位读取。
OUT	输出。对于模式0，此位直接控制输出的状态。 0 输出低电平 1 输出高电平
COV	捕获溢出位。此位指出捕获发生溢出，COV必须通过软件复位。 0 没有发生捕获溢出 1 发出捕获溢出
CCIFG	捕获比较中断标志位。 0 没有中断 1 有未处理的中断

定时器中断向量寄存器 TAIV (012Eh)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TAIVx			0
r0	r-(0)			r0											

TAIVx 定时器A的中断向量

TAIV中的内容	中断源	中断标志	中断优先级
0000h	没有中断	-	最高
0002h	捕获比较器1	TACCR1 CCIFG	
0004h	捕获比较器2	TACCR2 CCIFG	最低
000Ah	定时器溢出	TAIFG	

18. 定时器 B

18.1 功能概述

定时器B是一个16位的定时计数器，具有7个捕获比较寄存器。定时器B具有多路捕获比较, PWM输出，定时器功能。定时器B也具有大量的中断能力，中断可以由计数器溢出或每个捕获比较寄存器产生。

定时器B具有以下特点：

- 四种异步16位定时计数器模式，具有四种可选长度
- 可配置的时钟源
- 7组捕获比较寄存器
- 可配置的PWM波输出
- 同步的两级缓存比较锁存器
- 具有中断向量寄存器，可快速定位定时器A的中断源

定时器B与定时器A的结构基本一致，但具有以下不同：

- 定时器B计数器的长度可编程，可选择为8，10，12或16位；而定时器A计数器长度为16位
- 定时器B中没有定时器A中的SCCI寄存器位的功能
- 定时器B在比较模式下增加了两级缓存比较锁存器
- 定时器B可输出高阻状态
- 比较模式原理不同：在定时器A中，TACCRx寄存器中保存与TAR计数器相比较的数据；而在定时器B中，TBCCRx寄存器中保存的是要比较的数据，但并不直接与TBR计数器相比较，而是将TBCCRx的值送到相应的锁存器之后，由锁存器与TBR相比较。从捕获比较锁存器向比较锁存器传输数据的时机也是可以设置的，可在写入捕获比较寄存器后立即传输，也可以是由一个定时时间来触发的。
- 定时器B支持多重的，同步的定时功能，多重的捕获比较功能，多重的波形输出功能。而且通过比较数据的两级缓存，可是实现多个PWM信号周期的同步更新。
- 定时器B的多个比较锁存器可以组成一组，这样同一组中的比较锁存器可以根据一个装载时间同步更新。

18.2 定时器B寄存器

定时器B控制寄存器 TBCTL (0180h)

15	14	13	12	11	10	9	8
未用	TBCLGRP _x		CNTL _x		未用	TBSSEL _x	
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)
7	6	5	4	3	2	1	0
ID _x		MC _x		未用	TBCLR	TBIE	TBIFG
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	w-(0)	rw-(0)	rw-(0)

TBCLGRP	TBCLx组合
	00 每个TVCLx锁存器相互独立
	01 TBCL1与TBCL2一组 (TBCCR1 CLLDx位控制刷新)
	TBCL3与TBCL4一组 (TBCCR3 CLLDx位控制刷新)
	TBCL5与TBCL6一组 (TBCCR5 CLLDx位控制刷新)
	TBCL0单独一组
	10 TBCL1, TBCL2与TBCL3一组 (TBCCR1 CLLDx位控制刷新)
	TBCL4, TBCL5与TBCL6一组 (TBCCR4 CLLDx位控制刷新)
	11 TBCL1, TBCL2, TBCL3, TBCL4, TBCL5与TBCL6一组 (TBCCR1 CLLDx控制刷新)
CNTLx	计数器长度选择位
	00 16位
	01 12位
	10 10位
	11 8位
TBSSELx	定时器B时钟源选择位
	00 TBCLK
	01 ACLK
	10 SMCLK
	11 反向的TBCLK
IDx	输入时钟预分频
	00 不分频
	01 2分频
	10 4分频
	11 8分频
MCx	模式选择位。当不使用定时器B时，设置MCx = 00可以降低功耗。
	00 停止模式
	01 增计数模式
	10 连续计数模式
	10 增减计数模式
TBCLR	定时器清除位。将此位置1，将会复位时钟分频系数，计数器TBR的值，计数的方向。 TBCLR位由硬件自动复位，读取此位始终为0。
	0 无操作
	1 复位定时器B
TBIE	定时器B中断使能位。
	0 禁止中断
	1 使能中断
TBIFG	定时器B中断标志位。
	0 没有中断
	1 有待处理的中断

定时器B寄存器 TBR (0190h)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TBRx															
rw- (0)															

TARx 定时器B计数器的计数值。

捕获比较寄存器 TBCCR0 (0192h) , TBCCR1 (0194h) , TBCCR2 (0196h) , TBCCR3 (0198h) , TBCCR4 (019Ah) , TBCCR5 (019Ch) , TBCCR6 (019Eh)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TBCCRx															
rw- (0)															

TBCCRx 定时器B的捕获比较寄存器

比较模式： 比较的数据写入对应的TBCCRx寄存器并且自动送到TBCLx寄存器。TBCLx寄存器保持数据，并与TBR的值比较。

捕获模式： 当发生捕获条件时，TBR的值传输到TBCCRx寄存器。

捕获比较控制寄存器TBCCTL0 (0182h) , TBCCTL1 (0184h) , TBCCTL2 (0186h) , TBCCTL3 (0188h) , TBCCTL4 (018Ah) , TBCCTL5 (018Ch) , TBCCTL6 (018Eh)

15	14	13	12	11	10	9	8
CMx		CCISx		SCS	CLLDx		CAP
rw- (0)							

7	6	5	4	3	2	1	0
OUTMODx			CCIE	CCI	OUT	COV	CCIFG
rw- (0)	rw- (0)	rw- (0)	rw- (0)	r	w- (0)	rw- (0)	rw- (0)

CMx 选择捕获模式

- 00 禁止捕获模式
- 01 上升沿捕获
- 10 下降沿捕获
- 11 上升沿与下降沿均捕获

CCISx 捕获比较输入源选择。

- 00 CCIxA
- 01 CCIxB
- 10 GND
- 11 Vcc

SCS 选择同步捕获信号源。此位用于使能同步捕获输入信号与定时器时钟。

- 0 异步捕获
- 1 同步捕获

- CLLDx 比较锁存器载入控制位。此位选择比较锁存器的载入事件。
- 00 当写入TBCCR_x时, TBCL_x立即载入数据
 - 01 当TBR计数到0时, TBCL_x载入数据
 - 10 当TBR计数到0时, TBCL_x载入数据 (增计数或连续计数模式)
当TBR计数到TBCL0或0时, TBCL_x载入数据 (增减计数模式)
 - 11 当TBR计数到TBCL_x时, TBCL_x载入数据
- CAP 捕获模式使能
- 0 比较模式
 - 1 捕获模式
- OUTMODx 输出模式。模式2, 3, 6, 7不适合与TACCRO, 由于EQU_x = EQU0。
- 000 输出
 - 001 置位
 - 010 PWM翻转/复位
 - 011 PWM置位/复位
 - 100 翻转
 - 101 复位
 - 110 PWM翻转/置位
 - 111 PWM复位/置位
- CCIE 捕获比较中断使能位
- 0 禁止中断
 - 1 使能中断
- CCI 捕获比较输入。所选的输入信号可以从此位读取。
- OUT 输出。对于模式0, 此位直接控制输出的状态。
- 0 输出低电平
 - 1 输出高电平
- COV 捕获溢出位。此位指出捕获发生溢出, COV必须通过软件复位。
- 0 没有发生捕获溢出
 - 1 发出捕获溢出
- CCIFG 捕获比较中断标志位。
- 0 没有中断
 - 1 有未处理的中断

定时器中断向量寄存器 TBIV (011Eh)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0	0	0	0	0	TAIV _x		0	
r0	r-(0)		r0												

TAIVx 定时器A的中断向量

TAIV中的内容	中断源	中断标志	中断优先级
0000h	没有中断	-	最高
0002h	捕获比较器1	TBCCR1 CCIFG	
0004h	捕获比较器2	TBCCR2 CCIFG	
0002h	捕获比较器3	TBCCR3 CCIFG	
0002h	捕获比较器4	TBCCR4 CCIFG	
0002h	捕获比较器5	TBCCR5 CCIFG	
0002h	捕获比较器6	TBCCR6 CCIFG	
000Ah	定时器溢出	TAIFG	最低

19. 16 位硬件乘法器

19.1 功能概述

硬件乘法器是一个通过总线与CPU相连的16位外围模块。它可以在不干扰CPU工作的情况下运行。可以通过CPU指令对硬件乘法器的寄存器进行读写操作。

硬件乘法器有以下特点：

- 无符号数的乘法
- 有符号数的乘法
- 无符号数的乘累加
- 有符号数的乘累加
- 支持 16×16 位， 16×8 位， 8×16 位， 8×8 位运算

19.2 硬件乘法器的操作

硬件乘法器有两个16位操作数寄存器OP1与OP2，3个结果寄存器RESLO，RESHI与SUMEXT。RESLO存储着结果的低16位，RESHI存储着结果的高16位，SUMEXT存储着结果的信息。当不使用直接寻址模式时，在写入OP2寄存器后的3个MCLK时钟周期后运算完成。当使用直接寻址模式时，需要使用一个NOP指令。

操作数1寄存器OP1

OP1具有4个地址，用于选择不同的运算模式。向OP1对应模式的地址写入第一个操作数并不会开启任何操作。向OP2写入第二个操作数才会启动乘法运算。

OP1的地址	寄存器名称	操作
0130h	MPY	无符号数乘法
0132h	MPYS	有符号数乘法
0134h	MAC	无符号数乘累加
0136h	MACS	有符号数乘累加

结果寄存器

RESLO存储着运算结果的低16位。RESHI的内容与乘法操作的类型有关，如下表：

运算模式	RESHI的内容
MPY	结果的高16位
MPYS	MSB为结果的符号，余下的15位为结果的高15位。 结果用二进制补码表示
MAC	结果的高16位
MACS	结果的高16位，结果用二进制补码表示

SUMEXT的内容与乘法操作的类型有关，如下表：

运算模式	SUMEXT的内容
MPY	内容一直为0000h
MPYS	表示结果的正负 0000h 结果为正或0 0FFFFh 结果为负
MAC	表示结果的进位 0000h 没有进位 0001h 有进位
MACS	表示结果的正负 0000h 结果为正或0 0FFFFh 结果为负

MACS的下溢与上溢

在MACS模式下，硬件乘法器不会自动检测结果的下溢或上溢。累加器的范围对于正数来说从00000000h到07FFFFFFh，对于负数来说从0FFFF FFFFh到8000 0000h。当两个负数的乘累加的结果在正数范围时，发生下溢出。当两个正数乘累加的结果在负数范围时，发生上溢出。以上两种情况中，SUMEXT寄存器的内容表示结果的正负，0FFFFh为上溢出，0000h为下溢出。用户必须检查并合理地处理这些情况。

19.3 硬件乘法器寄存器

寄存器	缩写	寄存器类型	地址	初始状态
操作数1寄存器（无符号数乘法）	MPY	读/写	0130h	无变化
操作数1寄存器（有符号数乘法）	MPYS	读/写	0132h	无变化
操作数1寄存器（无符号数乘累加）	MAC	读/写	0134h	无变化
操作数1寄存器（有符号数乘累加）	MACS	读/写	0136h	无变化
操作数2寄存器	OP2	读/写	0138h	无变化
低位结果寄存器	RESLO	读/写	013Ah	未定义
高位结果寄存器	RESHI	读/写	013Ch	未定义
结果扩展寄存器	SUMEXT	只读	013Eh	未定义

20. USART 外围接口 — UART 模式

20.1 功能概述

串行异步通信模式通过两个端口，URXD与UTXD与外部通信。当SYNC位为0时，选择为UART模式。

UART模式有以下特点：

- 7位或8位数据，可选奇校验，偶校验或无校验
- 独立的发送与接收移位寄存器
- 分别具有发送与接收缓存寄存器
- 从最低有效位开始发送
- 通过设置调制器的分频系数，实现可编程波特率并支持小数波特率
- 独立的发送与接收中断
- 具有状态标志位，可以检测并降低错误，也可检测地址
- 通过有效的起始位检测，可以将系统从低功耗模式下唤醒
- 具有线路空闲与地址位多机模式，可以多个系统相互通信

20.2 初始化与复位状态：

通过PUC信号或置位SWRST位，可以复位USART模块。在PUC信后后，SWRST位自动置位，保持USART模块一直出于复位状态。当SWRST置位时，URXIE_x，UTXIE_x，URXIFG_x，RXWAKE，TXWAKE，RXERR，BRK，PE，OE与FE位复位，UTXIFG_x与TXEPT位置位。接收使能位URXE_x与发送使能位UXXE_x并不受SWRST位影响。清除SWRST位使USART模块开始工作。

20.3 异步通信字符格式

异步通信字符格式由4部分组成：1位起始位，7或8位数据位，1位奇偶校验位，1或2位停止位。其中用户可以通过软件设置数据位与停止位的位数，还可以设置有无奇偶校验位。通过选择时钟源于波特率寄存器来设置为周期。

接收操作以收到有效起始位开始，起始位由检测URXD端口的下降沿开始，然后3次采样多数表决的方法取值。如果3次采样至少两次是0才表明是下降沿，然后开始接收初始化操作，这一过程实现错误起始位的拒收与帧中各数据的中心定位功能。

异步模式下传输数据是以字符为单位来传送的。因为每个字符在起始位处可以通过起始位判别重新定位，所以传送时多个字符可以一个接一个的连续传送，也可以断续传送。并且同步时钟脉冲不传送到接收方，发送与接收双方各用自己的时钟源来控制发送与接收。

20.4 异步多机通信模式

在异步模式下，USART支持两种多级通信模式，即线路空闲与地址位多级模式。信息以一个多帧数据块，从一个指定的源传送到一个或多个目的位置。在同一个通信链路上，多个处理机之间可以用这些格式来交换信息，实现了在多处理机通信系统间的有效数据传输。它也适用于使系统的激活状态压缩到最短，以降低电流消耗或处理所用资源。控制寄存器的MM位用来选择这两种模式。这两种模式采用唤醒发送，地址特性与激活等功能。URXWIE与URXIE位控制这些模式的发送与接收。USART可以识别数据块的开始，并能抑制接收端处理中断和状态信息，知道数

据块的起始位识别。在这两种多处理机模式下，USART数据交换过程可以用数据查询方式或中断方式实现。

线路空闲多级模式：

在折中模式下，数据块被空闲时间所分割。在字符的第一个停止位后，收到10个以上的1表示检测到接收线路空闲。

如果采用两位停止位，则第二个停止位被认为空闲周期的第一个标志。空闲周期的第一个字符是地址字符。RXWAKE位可以用于地址字符的标志。当收到的字符是地址字符时，RXWAKE被置位，并送入接收缓存。

通常如果接收控制寄存器的URXWIE置位，则字符在接收端以通常的方法组成字节，但并不将该字符移送到接收缓存，也不产生中断；只有当接收到地址字符时，接收器才被激活，字符才被送到接收缓存，同时中断标志URXIFGx置1。相应的错误标志也会被置位。软件可以收到地址，若匹配，则进行处理；若不匹配，则继续等待下一个地址字符的到来。

用发送空闲帧来识别地址字符的步骤如下：

- (1) 当TXWAKE = 1时，将任意数据写入发送缓存寄存器UxTXBUF (UTXIFGx = 1)。当发送移位寄存器为空 (TXEPT = 1) 时，将UxTXBUF的内容送到发送移位寄存器，同时将TXWAKE的值移入WUT。
- (2) 如果此时WUT = 1，则要发送的起始位，数据位与校验位等被抑制，发送一个正好11位的空闲周期。
- (3) 在地址字符识别空闲周期后移出、串口的下一个数据是TXWAKE置位后写入UxTXBUF中的第二个字符。当地址识别被发送后，写入UxTXBUF中的第一个字符被抑制，并在之后被忽略。这时需随便向UxTXBUF中写入一个字符，以便能将TXWAKE的值移入WUT中。

当有多个处理机进行通信时，应该充分利用线路空闲多机模式，使用此模式可以使多机通信的CPU在接收数据之前首先判断地址，如果地址与自己软件中设定的一致，则CPU被激活接收下面的数据；如果不一致，则保持休眠模式。这样可以最大限度的降低UART的电流消耗。

地址位多机模式：

地址多机模式下，字符包含一个附加的位作为地址标志。数据块的第一个字符带有一个置位的地址为，用以表明该字符是一个地址。当接收字符是地址时，RXWAKE置位时，并且将接收的字符送入接收缓存UxRXBUF。

当URXWIE = 1时，数据字符在通常方式的接收器内拼接成字节，但它并不会送到接收缓存，也不产生中断。只有当接收到一个地址位为1的字符时，接收器才被激活，接收到的字符被送到UxRXBUF，同时URXIFGx被置位。若有错误，则相应的错误标志被置位。软件在判断后做出相应的处理。在地址位多机模式下，通过TXWAKE位控制字符的地址位。每当字符由UxTXBUF传送到发送器时，TXWAKE位装入字符的地址位，再由USART将TXWAKE位清除。

20.5 串行操作自动错误检测

USART模块接收字符时，能够自动检测帧错误，奇偶校验错误，溢出错误与打断状态，并且将与之对应的FE, PE, OE与BRK置位。当以上任何错误标志被置位时，RXERR同时被置位。各种错误标志的含义如下：

FE: 帧错误标志位。当一个接收字符的停止位为0并被装入接收缓存，接收到的为一个错误的帧，那么帧错误标志位置1，即使在多停止位模式时也只检测第一个停止位。同样的，丢失停止位意味着从起始位开始的同步特性被丧失，也是一个错误帧。在同步的四线模式时，因总线冲突使有效主机停止，并在STE端口信号出现下降沿时使FE位置1。

PE: 奇偶校验错误标志位。当接收字符中1的个数与它的校验位不相符，并被装入接收缓存发生时，发生奇偶校验错误，PE位置1。

OE: 溢出错误标志位。当一个字符写入接收缓存UxRXBUF时，前一个字符还没有被读出，这时前一个字符因被覆盖而丢失，发生溢出错误，OE位置1。

BRK: 打断检测标志位。当发生一次打断并URXEIE为1时，该位被置1，表示接收过程被打断过。若URXD_x从丢失的第一个停止位开始连续出现至少10位低电平，则发生打断。

当URXEIE = 0并发生错误时，接收缓存不会接收任何数据。当URXEIE = 1时，接收缓存接收字符，相应的错误标志位被置位，直到软件复位或接收缓存内容被读出时，才会复位。

20.6 波特率的产生

在异步串行通信中，波特率是很重要的指标，它一般表示为每秒传送二进制数据的位数。波特率反映了异步串行通信的速度。所以在进行异步通信时，波特率的产生是必须的。波特率发生器产生同步信号表明各位的位置。波特率部分由时钟输入选择和分频，波特率发生器，调整器和波特率寄存器组成。串行通信时，数据接收和发送的速率就由这些模块控制。

整个模块的时钟源来自内部的3个时钟或外部输入时钟，由SSEL0与SSEL1位选择，以决定最终进入模块的时钟信号BRCLK的频率。时钟信号BRCLK送入一个15位的分频器，通过一系列的硬件控制，最终输出两个移位寄存器使用的移位时钟BITCLK信号。

下面介绍波特率的设置与计算。采集每位数据的时候，在每位数据的中间都要进行3次采样，以多数表决的原则进行数据标定与移位接收操作，如此依次采集。由此看出，分频因子要么很大，要么是正数，否则由于采集点的累积偏移，会导致每帧后面的几位数据采样点不在其数据的有效范围内。

波特率发生器使用一个分频计数器与一个调整器，能够用低时钟频率实现高速通信，从而在系统低功耗的情况下实现高性能的串行通信。使用分频因子加调整的方法可以实现每一帧内的各位有不同的分频因子，从而保证了每个数据中的3次采样状态都处于有效的范围内。

分频因子N由送到分频因子计数器的时钟BRCLK频率与所需的波特率来决定：

$$N = \text{BRCLK} / \text{波特率}$$

若使用常用的波特率与常用的晶振产生的BRCLK，则一般得不到正数的N，还有小数部分。分频计数器实现分频因子的整数部分，调整器使得小数部分尽可能准确。分频因子定义如下：

$$N = \text{UBR} + (\text{M7} + \text{M6} + \dots + \text{M0}) / 8$$

其中N为分频因子，UBR为UxBR0中的16位数据，M_x为调整器寄存器UxMTCL中的数据。

波特率可由下式计算：

$$\text{波特率} = \text{BRCLK}/N = \text{BRCLK}/(\text{UBR} + (\text{M7} + \text{M6} + \dots + \text{M0})/8)$$

20.7 USART模块寄存器 — UART模式

USART控制寄存器 UOCTL (070h)，U1CTL (078h)

7	6	5	4	3	2	1	0
PENA	PEV	SPB	CHAR	LISTEN	SYNC	MM	SWRST
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-1

PENA	奇偶校验使能位
0	关闭奇偶校验
1	打开奇偶校验。发送端生成校验位，接收端进行校验。在地址位多机模式中，地址为包含了校验操作
PEV	奇/偶校验选择，此位仅在奇偶校验打开时有效
0	奇校验
1	偶校验
SPB	停止位选择。选择发送的停止位数，但接收时只检查1位停止位
0	1位停止位
1	2位停止位
CHAR	字符长度选择位
0	7位数据
1	8位数据
LISTEN	反馈使能位。
0	无反馈
1	有反馈，UTXDx信号由内部反馈给接收器
SYNC	USART模块的模式选择位
0	UART模式
1	SPI模式
MM	多机模式选择位
0	线路空闲多机协议
1	地址位多机协议
SWRST	软件复位使能位
0	禁止。USART模块进入工作模式
1	使能。USART模块保持复位状态

USART发送控制寄存器U0TCTL (071h)，U1TCTL (079h)

7	6	5	4	3	2	1	0
未用	CKPL	SSELx		URXSE	TXWAKE	未用	TXEPT
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-1

CKPL	时钟极性选择位
	0 UCLKI与UCLK极性相同
	1 UCLKI与UCLK极性相反
SSELx	时钟源选择位。这两位选择了BRCLK的时钟源
	00 UCLKI
	01 ACLK
	10 SMCLK
	11 SMCLK
URXSE	UART模式接收起始触发边沿检测使能位
	0 没有接收起始触发沿检测
	1 有接收起始触发沿检测
TXWAKE	传输唤醒控制位
	0 下一个要传输的字符为数据
	1 下一个要传输的字符为地址
TXEPT	发送器空标志位
	0 UART模式下，有数据在UxTXBUF中，数据正在发生或等待发送
	1 发送移位寄存器与UxTXBUF为空，或SWRST = 1

USART接收控制寄存器UORCTL (072h) , U1RCTL (07Ah)

7	6	5	4	3	2	1	0
FE	PE	OE	BRK	URXEIE	URXWIE	RXWAKE	RXERR
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0

FE	帧错误标志位
	0 没有帧错误
	1 发生帧错误
PE	奇偶校验错误标志位。当PENALTY = 0时，读取PE值一直为0
	0 没有奇偶校验错误
	1 发生奇偶校验错误
OE	溢出错误标志位
	0 没有溢出错误
	1 发生溢出错误
BRK	打断检测标志位
	0 没有被打断
	1 发生打断
URXEIE	接收错误字符中断使能位
	0 禁止中断，不接收错误字符且不改变URXIFGx位
	1 使能中断，接收错误字符且能够置位URXIFGx位

- URXWIE 接收唤醒中断使能位。当接收到地址字符时，此位使能URXIFG_x置位。当URXEIE = 0时，若接收字符有错误，该位不能置位URXIFG_x位。
- 0 所有接收到的字符均能置位URXIFG_x
 - 1 仅接收到的地址字符能够置位URXIFG_x
- RXWAKE 接收唤醒标志位
- 0 接收到的字符为数据
 - 1 接收到的字符为地址
- RXERR 接收错误标志位。此位指出接收到的字符有错误。当读取U_xRXBUF寄存器时，RXERR被清零
- 0 没有接收错误
 - 1 发生接收错误

USART调制器控制寄存器 UOMCTL (073h)，U1MCTL (07Bh)

7	6	5	4	3	2	1	0
m7	m6	m5	m4	m3	m2	m1	m0
rw							

U_xMCTL_x 调制器控制位。这8位是调制器的系数。

USART波特率控制寄存器0 UOBR0 (074h)，U1BR0 (07Ch)

7	6	5	4	3	2	1	0
2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
rw							

USART波特率控制寄存器1 UOBR1 (075h)，U1BR1 (07Dh)

7	6	5	4	3	2	1	0
2 ¹⁵	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸
rw	rw	rw	rw	rw	rw	rw	rw

U_xBR_x 波特率的分频系数。有效的波特率分频系数范围： $3 \leq U_xBR < 0FFFFh$ 。若U_xBR < 3则接收与发送会产生不可预知的结果。

USART接收缓存寄存器UORXBUF (076h)，U1RXBUF (07Eh)

7	6	5	4	3	2	1	0
2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
r	r	r	rw	r	r	r	r

U_xRXBUF_x 接收缓存寄存器存储着从接收移位寄存器所接收的最后的字符，可由用户软件访问。读取U_xRXBUF寄存器将会复位接收错误位，RXWAKE位与URXIFG_x位。在7位数据模式下，U_xRXBUF的LSB对齐，MSB一直为0。

USART发送缓存寄存器U0TXBUF (077h) , U1TXBUF (07Fh)

7	6	5	4	3	2	1	0
2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
r	r	r	rw	r	r	r	r

U_xTXBUF_x 发送缓存寄存器存储着等待移入发送移位寄存器，然后有UTXD_x端口发送的数据。该寄存器可由用户软件访问。向发送缓存写入数据时，会清零UTXIFG_x位。在7位数据模式下，U_xTXBUF的MSB一直为0。

21. USART 外围接口 — SPI 模式

21.1 功能概述

在同步模式下，通过4线（SOMI，SIMO，UCLK，STE）或3线（SOMI，SIMO，UCLK）与外部通信。同步通信模式具有一下特点：

- 支持3线或4线SPI
- 支持主机模式与从机模式
- 接收与发送有单独的移位寄存器
- 接收与发送有独立的缓冲器
- 接收与发送有独立的中断能力
- 时钟的极性与相位可编程
- 7位或8位字符长度

21.2 初始化与复位状态

通过PUC信号或置位SWRST位，可以复位USART模块。在PUC信后后，SWRST位自动置位，保持USART模块一直处于复位状态。当SWRST置位时，URXIE_x，UTXIE_x，URXIFG_x，RXWAKE，TXWAKE，RXERR，BRK，PE，OE与FE位复位，UTXIFG_x与TXEPT位置位。接收使能位URXE_x与发送使能位UXXE_x并不受SWRST位影响。清除SWRST位使USART模块开始工作。

21.3 SPI的主机模式

当选择同步模式且控制寄存器MM = 1时，USART模块工作在主机模式。USART模块通过在UCLK端口上的UCLK信号控制串行通信。在第一个UCLK周期，数据由SIMO端口移出，并在相应的UCLK周期间，从SOMI端口锁存数据。每当移位寄存器为空，已写入发送缓存UxTXBUF的数据移入移位寄存器，并启动在SIMO端口的数据发送，MSB先发送。同时接收到的数据移入移位寄存器。当移完所有选定的位数时，接收移位寄存器中的数据移入接收缓存UxRXBUF，并设置中断标志URXIFG_x，表明接收到一个数据。在接收过程中，最先收到的数据为MSB，数据以右对齐的方式存入接收缓存器。如果这时前一数据未被读取，则溢出位OE置1。

用户程序可以使用接收中断标志和发送中断标志完成协议的控制。当数据从移位寄存器中发送给从机后，可立即用UTXIFG_x标志位将数据从缓存中移入移位寄存器，开始一次发送操作。从机接收定时应能确保及时获取数据。URXIFG_x指示数据移出移入完成。主机可利用URXIFG_x确定从机已准备好接收新数据。

在使用3线通信时，由激活的主机STE信号防止与别的主机发生总线冲突。若相应的PNSEL位选择模块功能，则STE端口为输入线。主机在STE信号为高电平时正常工作。

当STE信号为低电平时，例如另一个设备申请成为主机，这是当时的主机应做出如下反映：

- (1) SIMO与UCLK端口被强制为输入，不再驱动SPI总线。
- (2) 出错标志位FE与UxRCTL寄存器中的中断标志位URXIFG_x置位。

这样总线冲突就被消除，即原主机的SIMO与UCLK两个端口不再驱动总线，同时用出错标志

FE通知系统的完备性被破坏。当STE为低电平时SIMO与UCLK端口被强制为输入；当STE返回高电平时，系统将返回到由相应控制位定义的状态。在3线模式中，STE信号与输入无关。

21.4 SPI的从机模式

当选择同步模式且MM = 0时，则为从机模式。在从机模式下，通信的串行时钟来源于外部主机，从机的UCLK端口为输入状态。

数据传输速率由主机发出的串行时钟确定，而不是由内部的波特率发生器而决定。在开始UCLK之前，由UxTXBUF装入移位寄存器中的数据在主机提供的UCLK信号作用下，通过从机的SOMI引脚对主机发送数据。同时在UCLK时钟的反向沿SIMO端口上的串行数据移入移位寄存器中。如果接收中断标志URXIFGx = 1，则标致数据已经接收并装配到接收缓存器。当新数据写入接收缓存时前一个数据还没有被取出，则溢出标志OE被置位。

在使用4线同步通信时，STE信号被从机用作发送与接收使能信号，它由主机提供。

当STE = 1时，该从机禁止接收与发送；

当STE = 0时，该从机被允许接收与发送。

在已经启动的接收操作过程中，若STE 变为1，则接收操作也将被中断，知道STE为0。

21.5 USART模块寄存器 — SPI模式

USART控制寄存器 UOCTL (070h)，U1CTL (078h)

7	6	5	4	3	2	1	0
未用	未用	未用	CHAR	LISTEN	SYNC	MM	SWRST
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-1

CHAR	字符长度选择位
0	7位数据
1	8位数据
LISTEN	反馈使能位。
0	无反馈
1	有反馈，UTXDx信号由内部反馈给接收器
SYNC	USART模块的模式选择位
0	UART模式
1	SPI模式
MM	选择主/从机模式
0	从机模式
1	主机模式
SWRST	软件复位使能位
0	禁止。USART模块进入工作模式
1	使能。USART模块保持复位状态

USART发送控制寄存器U0TCTL (071h) , U1TCTL (079h)

7	6	5	4	3	2	1	0
CKPH	CKPL	SSELx		未用	未用	STC	TXEPT
rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-0	rw-1

CKPH 时钟相位选择

- 0 SPICLK信号使用正常的UCLK时钟。数据在第一个UCLK的边沿改变，并在下一个边沿被捕获。
- 1 SPICLK信号使用被延迟半个周期的UCLK时钟。数据在第一个UCLK的边沿被捕获，并在下一个边沿改变。

CKPL 时钟极性选择位

- 0 时钟信号的低电平为无效电平，数据在UCLK的上升沿输出，输入数据在UCLK的上升沿被锁存
- 1 时钟信号的高电平为无效电平，数据在UCLK的下降沿输出，输入数据在UCLK的上升沿被锁存

SSELx 时钟源选择位。这两位选择了BRCLK的时钟源

- 00 UCLKI (仅对从机模式有效)
- 01 ACLK (仅对主机模式有效)
- 10 SMCLK (仅对主机模式有效)
- 11 SMCLK (仅对主机模式有效)

STC 从模式发送控制位

- 0 4线SPI模式：STE使能
- 1 3线SPI模式：STE无效

TXEPT 发送器空标志位

- 0 有数据在UxTXBUF中，数据正在发生或等待发送
- 1 发送移位寄存器与UxTXBUF为空

USART接收控制寄存器U0RCTL (072h) , U1RCTL (07Ah)

7	6	5	4	3	2	1	0
FE	未用	OE	未用	未用	未用	未用	未用
rw-0							

FE 帧错误标志位

- 0 没有帧错误
- 1 发生帧错误

OE 溢出错误标志位

- 0 没有溢出错误
- 1 发生溢出错误

USART调制器控制寄存器 U0MCTL (073h), U1MCTL (07Bh)

7	6	5	4	3	2	1	0
m7	m6	m5	m4	m3	m2	m1	m0
rw							

UxMCTLx 调制器控制寄存器没有用于SPI模式，应被置000h。

USART波特率控制寄存器0 U0BR0 (074h), U1BR0 (07Ch)

7	6	5	4	3	2	1	0
2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
rw							

USART波特率控制寄存器1 U0BR1 (075h), U1BR1 (07Dh)

7	6	5	4	3	2	1	0
2^{15}	2^{14}	2^{13}	2^{12}	2^{11}	2^{10}	2^9	2^8
rw	rw	rw	rw	rw	rw	rw	rw

UxBRx 波特率发生器使用寄存器的值 (UxBR1+UxBR0) 来设置波特率。若UxBR<2, 则SPI操作会产生不可预知的结果。

USART接收缓存寄存器U0RXBUF (076h), U1RXBUF (07Eh)

7	6	5	4	3	2	1	0
2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
r	r	r	rw	r	r	r	r

UxRXBUFx 接收缓存寄存器存储着从接收移位寄存器所接收的最后的字符，可由用户软件访问。读取UxRXBUF寄存器将会复位接收错误位，RXWAKE位与URXIFGx位。在7位数据模式下，UxRXBUF的LSB对齐，MSB一直为0。

USART发送缓存寄存器U0TXBUF (077h), U1TXBUF (07Fh)

7	6	5	4	3	2	1	0
2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0
r	r	r	rw	r	r	r	r

UxTXBUFx 发送缓存寄存器存储着等待移入发送移位寄存器，然后有UTXDx端口发送的数据。该寄存器可由用户软件访问。向发送缓存写入数据时，会清零UTXIFGx位。在7位数据模式下，UxTXBUF的MSB一直为0。

22. SVS 电源电压监控模块

23.1 功能概述

电源电压监控模块SVS用于监控AVCC电源电压或外部的电压。当电源电压或外部电压低于用户预设的电压值时，SVS模块可以设置以产生一个标志位或一个POR复位信号。

SVS模块有以下特点：

- 可以监控AVCC的电压
- 可监控外部电压
- 可以产生POR信号
- 软件可访问SVS比较器的输出结果
- 低压状态锁存并可通过软件访问
- 14种可选的阈值级别

23.2 配置SVS

VLDx位用于打开/关闭SVS模块，选择14个级别的比较阈值。当VLDx = 0时，SVS模块关闭。SVSON位并不会开启SVS模块，它反映了SVS模块的状态，是否被开启。

当VLDx = 1111时，SVS模块选择外部的SVSIN信号作为监控电压，SVSIN端口输入的电压与内部的1.2V电压做比较。

23.3 SVS比较器

当AVCC的电压低于所设置的阈值或外部的监控电压低于1.2V时，产生一个低电压事件，SVSFG位被置位。

PORON位使能SVS模块的系统复位功能。若PORON = 1, 当SVSFG置位时，会产生一个POR信号。若PORON = 0, 一个低电压事件会置位SVSFG位，但并不会产生POR信号。

SVSFG标志位被寄存器锁存，用户可以通过软件访问确认之前是否发生过一个低电压事件，SVSFG标志位必须通过软件复位。当一个低电压时间持续发生时，若此时SVSFG被清零，则它会立即被置位。

23.4 设置VLDx位

当VLDx位从0该为非零值时，会有一个自读的建立时间 $t_{d(SVDon)}$ ，使SVS模块生效的延时，时间大约为50 μ s。在这段延时时间内，SVS模块不会标志一个低电压事件或产生复位信号，并且SVSON位被清0。软件可以检测SVSON位，以确认延时时间是否结束，SVS模块是否开始工作。当SVSON = 0时，写SVSCTL位会终止SVS模块的 $t_{d(SVDon)}$ 延时，并使SVS模块立即工作。若如此做，则SVS模块没有完全稳定下来，可能会出现不可预期的结果。

23.5 SVS模块寄存器

SVS控制寄存器（056h）

7	6	5	4	3	2	1	0
VLDx				PORON	SVSON	SVSOP	SVSFG
rw-0	rw-0	rw-0	rw-0	rw-0	r	r	rw-0

SVS寄存器仅被brownout信号复位，不会被POR或PUC信号复位

VLDX 电压阈值选择位。

0000 SVS模块关闭

0001 1.9V

0010 2.1V

0011 2.2V

0100 2.3V

0101 2.4V

0110 2.5V

0111 2.65V

1000 2.8V

1001 2.9V

1010 3.05V

1011 3.2V

1100 3.35V

1101 3.5V

1110 3.7V

1111 将外部输入电压与内部的1.2V电压比较。

PORON 使能产生POR信号功能

0 SVSFG不会引发POR信号

1 SVSFG会引发POR信号

SVSON SVS开启。此位反映了SVS模块的工作状态，并不会开启SVS模块。

0 SVS模块处于关闭状态

1 SVS模块处于工作状态

SVSOP SVS输出位。此位反映了SVS比较器的输出值。

0 SVS比较器输出低电平

1 SVS比较器输出高电平

SVSFG SVS标志位。此位指出是否发生一个低电压事件。在低电压事件后，SVSFG位会保持置位，直到软件对他它进行复位。

0 没有发生低电压事件

1 已经发生了低电压事件

23. 比较器 A

24.1 功能概述

比较器A模块支持高精度的比较测量功能，如电源电压的检测，监控外部模拟信号，测量电流、电阻与电容等，结合其他模块还可以实现精确的A/D功能。比较器A是工业仪表、手持式仪表等产品设计中的理想选择。

比较器A具有以下特点：

- 输入信号可选反向或非反向
- 比较器的输出端具有RC滤波器，可通过软件设置选择
- 比较器的输出可以提供给定时器A的捕获输入
- 软件可控制输入端口的缓冲器
- 具有中断能力
- 可选择的基准电压生成器
- 比较器与电压生成器都可关闭，以降低电流消耗

24.2 模拟输入端

比较器的两个模拟输入信号通过正、负两个输入端CA0与CA1进入比较器A，输入电流极小。这两个输入端可由用户软件设置，可以选择6种信号（CA0，CA1，0.5Vcc，0.25Vcc，二极管基准电压与外部参考源），而且能够进行多种组合比较。比较器A输入段可任意切换，其中可由CARSEL选择来自参考电压发生器输出的0.6Vcc，0.25Vcc，三极管阈值电压与外部参考源。P2CAx位控制外部端口连接到比较器A的情况。

硬件提供的比较组合如下：

- (1) 两个外部输入信号进行比较
- (2) 每个外部输入信号与0.5Vcc或0.25Vcc进行比较
- (3) 每个外部输入信号与内部基准电压进行比较

24.3 参考电压发生器

参考电压发生器通过调节接入的电阻来达到产生不同电压的目的，共可产生4种参考电压：0.5Vcc，0.25Vcc，二极管基准电压与外部参考源。这对于电源电压的稳定性有较高的要求。此外，比较器A适合与低功耗应用，该模块可以通过CA0N位关闭，以降低电流消耗。

24.4 输出电路

比较器的输出端有一个RC滤波器，可以通过置位CAF位，应用滤波器。内部与外部的寄生效应与串扰耦合，电源波动或系统的其他部分会对输出造成波动影响，使用内部RC滤波器可以稳定输出信号。

比较器的最终输出信号的上升沿或下降沿可以设置为具有中断能力的。若不使用中断，可以将输出信号送给内部其他模块，作为其他模块的输入信号，也可有外部引脚输出。

24.5 比较器A模块寄存器

比较器A控制寄存器1 CACTL1 (059h)

7	6	5	4	3	2	1	0
CAEX	CARSEL	CAREF _x		CAON	CAIES	CAIE	CAIFG
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

CAEX 比较器A端口控制位。此位为1时，交换比较器的输入端，并反向比较器的输出信号。

CARSEL 比较器A基准连接选择位。

当CAEX = 0时：

0 V_{CAREF} 连接到比较器的正端

1 V_{CAREF} 连接到比较器的负端

当CAEX = 1时：

0 V_{CAREF} 连接到比较器的负端

1 V_{CAREF} 连接到比较器的正端

CARFG 比较器A基准选择位。此位选择 V_{CAREF} 的电压值

00 关闭内部基准。使用外部基准源

01 0.25V_{cc}

10 0.5V_{cc}

11 二极管基准

CAON 比较器A开启位。此位开启比较器A。当比较器关闭时，不消耗电流，CAOUT输出为低电平。基准电路具有单独的开启位。

0 关闭比较器A

1 开启比较器A

CAIES 比较器A中断边沿选择位

0 上升沿

1 下降沿

CAIE 比较器A中断使能位

0 禁止

1 使能

CAIFG 比较器A中断标志位

0 没有发生中断

1 有待处理的中断

比较器A控制寄存器2 CACTL2 (05Ah)

7	6	5	4	3	2	1	0
未用				P2CA1	P2CA0	CAF	CAOUT
rw-(0)	r-(0)						

P2CA1	输入控制端CA1位
0	外部端口不连接到CA1
1	外部端口连接到CA1
P2CA0	输入控制端CA0位
0	外部端口不连接到CA0
1	外部端口连接到CA0
CAF	比较器A输出滤波器选择位
0	比较器A的输出不经滤波
1	比较器A的输出经过滤波
CAOUT	比较器A的输出。此位反映了比较器的输出值
0	输出低电平
1	输出高电平

比较器端口关闭寄存器 CAPD (05Bh)

7	6	5	4	3	2	1	0
CAPD7	CAPD6	CAPD5	CAPD4	CAPD3	CAPD2	CAPD1	CAPD0
rw-(0)							

CAPD _x	比较器A端口关闭位。此位关闭与比较器A共用I/O端口的输入缓冲器。CAPD _x 位可以单独的打开或关闭对应的P1. x端口的输入缓冲器。例如，CAPD0 = 1，则关闭P1. 0。
0	打开输入缓冲器
1	关闭输入缓冲器

24. ADC12

25.1 功能概述

ADC12模块支持高速的12位模数转换。ADC12模块内部有一个12位的SAR核，采样控制电路，基准发生器与一个16个字的转换控制缓存器。转换控制缓存器允许最多16个独立的ADC采样，转换，存储而不需要CPU参与。

ADC12具有以下特点：

- 12位转换精度
- 采样速率最高可达200ksps
- 单调的12位转换器，具有非易失码
- 具有可编程的采样保持时间，可以通过软件或定时器控制采样周期
- 可由软件，定时器A，定时器B启动转换
- 软件可选择片上基准电压（1.5V或2.5V）
- 软件可选内部或外部基准
- 8个独立的可配置外部输入通道，4路内部通道
- 正/负基准独立的通道可选择基准源
- 可选择转换的时钟源，且模块内置时钟发生器
- 内置温度传感器
- ADC12模块可关闭，以降低功耗

25.2 基准电压发生器

ADC12模块内置参考电压源，而且参考电压具有6种选择，分别为 V_{R+} 与 V_{R-} 的组合。其中， V_{REF} 可选 AV_{CC} ，内部基准电压参考源正端 V_{REF+} ，外部基准源正端 V_{eREF+} ； V_{REF-} 可选 AV_{SS} ，内部基准电压参考源负端 V_{REF-} ，外部基准源负端 V_{eREF-} 。ADC12模块可以灵活的设置基准电压发生器的工作模式，例如通过设置REFON位打开或关闭基准电压源，不用时关闭可以降低功耗；可以通过设置REF2_5V，选择内部基准电压的值；设置SREF_x可以选择基准电压的6种组合等。

25.3 模拟输入多路器

当对多个模拟信号进行采样并转换时，为了共用一个转换内核，模拟多路器需要分时地将多个模拟信号选通，使每次只有一路模拟信号采样并转换。ADC12模块具有8路外部模拟信号通道与4路内部模拟信号通道，通过端口A0~A7实现外部8路模拟信号的输入，4路内部通道可以将 V_{eREF+} ， V_{REF-}/V_{eREF-} ， $(AV_{CC} - AV_{SS})/2$ 以及片内温度传感器的输出作为待转换的模拟输入信号。这样就可以同时对多路模拟信号进行测量与控制，从而满足实际控制与实施数据处理系统地要求。ADC12模块内置温度传感器，可以将片内温度传感器的输出送到ADC12的通道10，对其进行AD转换，进而可以测量芯片内部的温度。若测量得到的温度高于或低于预设值时，可以通过外部部件显示警告信息。将 V_{eREF+} ， V_{REF-}/V_{eREF-} ， $(AV_{CC} - AV_{SS})/2$ 作为ADC12的输入信号，可以用于有关ADC12的自检，校验与诊断功能。

25.4 12位的转换内核

ADC12模块有一个12位的模数转换器内核，并能够将结果存放在转换存储器中。此内核可以使用两个可编程的基准电压（ V_{R+} 与 V_{R-} ）定义了转换的最大值与最小值。当输入模拟电压大于或等于 V_{R+} 时，ADC12的输出为满幅值0FFFh，当输入电压小于等于 V_{R-} 时，ADC12的输出为零幅值0000h。输入模拟电压的转换结果满足公式：

$$N_{ADC} = 4095 \times \frac{V_{in} - V_{R-}}{V_{R+} - V_{R-}}$$

由于AD转换需要一定的时间来完成量化及编码操作，对高速变化的信号进行瞬时采样时，不等AD转换完毕，采样的值却已经发生改变。为了保证转换精度ADC12内核具有采样与保持功能，即使模拟信号变化地比较快，也不会影响ADC12的转换、采样状态，输出随输入而变化，保持状态，输出保持某个值一段时间以备转换。

ADC12内核接收到模拟输入信号并具有转换允许的相关控制信号之后就进行AD转换。在没有模拟信号转换的时候，可以通过设置ADC12ON位关闭内核，以降低功耗。

25.5 ADC12模块寄存器

ADC12控制寄存器0 ADC12CTL0 (01A0h)

15	14	13	12	11	10	9	8
SHT1x				SHT0x			
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)
7	6	5	4	3	2	1	0
MSC	REF2_5V	REFON	ADC12ON	ADC12OVIE	ADC12TOVIE	ENC	ADC12SC
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

注：4~15位只有在ENC为0时，才能修改。

SHT1x 采样保持时间，这4位定义了保存在转换结果寄存器ADC12MEM8~ADC12MEM15中的转换采样时序与采样周期ADC12的关系： $t_{sample} = t_{ADC12CLK} \times n$ ，n为SHT1x的值。

0000	4
0001	8
0010	16
0011	32
0100	64
0101	96
0110	128
0111	192
1000	256
1001	384
1010	512
1011	768

	1100	1024
	1101	1024
	1110	1024
	1111	1024
SHT0x	采样保持时间，这4位定义了保存在转换结果寄存器ADC12MEM8~ADC12MEM15中的转换采样时序与采样周期ADC12的关系： $t_{\text{sample}} = t_{\text{ADC12CLK}} \times n$ ，n为SHT1x的值，n的定义与SHT1x相同。	
MSC	多次采样转换。不支持单通道单次转换。	
	0	采样定时器需要一个SHI信号的上升沿以触发每次采样转换。
	1	SHI信号的第一个上升沿触发采样定时器，而随后的采样转换将在前一次转换完成后自动进行。
REF2_5V	基准电压发生器控制位。REFON必须被置位此位才有效。	
	0	1.5V
	1	2.5V
REFON	基准电压发生器开启位	
	0	基准关闭
	1	基准开启
ADC12ON	ADC12模块开启位	
	0	ADC12模块关闭
	1	ADC12模块开启
ADC12OVIE	ADC12MEMx溢出中断使能位。GIE位必须同时置位，以使能中断。	
	0	溢出中断关闭
	1	溢出中断开启
ADC12TOVIE	ADC12模块转换时间溢出中断使能位。GIE位必须同时置位，以使能中断。	
	0	转换时间溢出中断关闭
	1	转换时间溢出中断开启
ENC	使能转换	
	0	ADC12模块转换禁止
	1	ADC12模块转换使能
ADC12SC	启动转换位。用于软件控制采样转换启动。ADC12SC与ENC位必须在同意指令内同时置位。ADC12SC位自动复位。	
	0	没有开启采样转换
	1	启动采样转换

ADC12控制寄存器1 ADC12CTL1 (01A2h)

15	14	13	12	11	10	9	8
CSTARTADDx				SHSx		SHP	ISSH
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)

7	6	5	4	3	2	1	0
ADC12DIVx			ADC12SSELx		CONSEQx		ADC12BUSY
rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	rw-(0)	r-(0)

注：3~15位只有在ENC为0时，才能修改。

CSSTARTADDx 转换起始地址。这4位定义了ADC12单次转换或序列转换的转换存储寄存器的首地址。CSTARTADDx的值0到15，对应了ADC12MEM0到ADC12MEM15。

SHSx 采样保持触发输入源的选择位

- 00 ADC12SC位
- 01 定时器A的OUT1
- 10 定时器B的OUT0
- 11 定时器B的OUT1

SHP 采样控制信号SAMPCON选择位

- 0 SAMPCON信号源于采样输入信号
- 1 SAMPCON信号源于采样定时器

ISSH 采样输入信号反向使能位

- 0 采样输入信号没有反向
- 1 采样输入信号反向

ADC12DIVx ADC12模块时钟分频系数

- 000 不分频
- 001 2分频
- 010 3分频
- 011 4分频
- 100 5分频
- 101 6分频
- 110 7分频
- 111 8分频

ADC12SSELx ADC12模块时钟源选择位

- 00 ADC12OSC
- 01 ACLK
- 10 MCLK
- 11 SMCLK

CONSEQx 转换模式选择位

- 00 单通道单次转换模式
- 01 顺序通道单次转换模式
- 10 单通道多次转换模式
- 11 顺序通道多次转换模式

ADC12BUSY ADC12模块忙标志位。此位指出ADC模块正处于采样或转换中。

- 0 没有处于工作状态
- 1 ADC12模块正处于采样，转换或顺序转换期间

ADC12中断标志寄存器 ADC12IFG (01A4h)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADC12IFG15 ~ ADC12IFG0															
rw- (0)															

ADC12IFGx ADC12MEMx中断标志位。当对应的ADC12MEMx装载结果时，这15位中的对应位置位。当访问对应的ADC12MEMx寄存器时，ADC12IFGx被复位，也可通过软件复位。

- 0 没有中断
- 1 有待处理的中断

ADC12中断使能寄存器 ADC12IE (01A6h)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADC12IE15 ~ ADC12IE0															
rw- (0)															

ADC12IEx ADC12MEMx中断使能位。这15位使能对ADC12IFGx位对应的中断请求。

- 0 禁止中断
- 1 使能中断

ADC12中断向量寄存器 ADC12IV (01A8h)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0										ADC12IVx					0
r0										r- (0)					r0

ADC12IVx ADC12中断向量

ADC12IVx的内容	中断源	中断标志	优先级
000h	没有待处理的中断	—	高
0002h	ADC12MEMx溢出	—	
0004h	转换时间溢出	—	
0006h	ADC12MEM0中断标志	ADC12IFG0	
0008h	ADC12MEM1 中断标志	ADC12IFG1	
000Ah	ADC12MEM2 中断标志	ADC12IFG2	
000Ch	ADC12MEM3 中断标志	ADC12IFG3	
000Eh	ADC12MEM4 中断标志	ADC12IFG4	
010h	ADC12MEM5 中断标志	ADC12IFG5	
012h	ADC12MEM6 中断标志	ADC12IFG6	
014h	ADC12MEM7 中断标志	ADC12IFG7	
016h	ADC12MEM8 中断标志	ADC12IFG8	
018h	ADC12MEM9 中断标志	ADC12IFG9	
01Ah	ADC12MEM10 中断标志	ADC12IFG10	
01Ch	ADC12MEM11 中断标志	ADC12IFG11	
01Eh	ADC12MEM12 中断标志	ADC12IFG12	
020h	ADC12MEM13 中断标志	ADC12IFG13	
022h	ADC12MEM14 中断标志	ADC12IFG14	
024h	ADC12MEM15 中断标志	ADC12IFG15	

ADC12转换存储寄存器

寄存器	缩写	寄存器类型	地址	初始状态
ADC转换存储器0	ADC12MEM0	读写	140h	无变化
ADC转换存储器1	ADC12MEM1	读写	142h	无变化
ADC 转换存储器 2	ADC12MEM2	读写	144h	无变化
ADC 转换存储器 3	ADC12MEM3	读写	146h	无变化
ADC 转换存储器 4	ADC12MEM4	读写	148h	无变化
ADC 转换存储器 5	ADC12MEM5	读写	14Ah	无变化
ADC 转换存储器 6	ADC12MEM6	读写	14Ch	无变化
ADC 转换存储器 7	ADC12MEM7	读写	14Eh	无变化
ADC 转换存储器 8	ADC12MEM8	读写	150h	无变化
ADC 转换存储器 9	ADC12MEM9	读写	152h	无变化
ADC 转换存储器 10	ADC12MEM10	读写	154h	无变化
ADC 转换存储器 11	ADC12MEM11	读写	156h	无变化
ADC 转换存储器 12	ADC12MEM12	读写	158h	无变化

寄存器	缩写	寄存器类型	地址	初始状态
ADC 转换储存器 13	ADC12MEM13	读写	15Ah	无变化
ADC 转换储存器 14	ADC12MEM14	读写	15Ch	无变化
ADC 转换储存器 15	ADC12MEM15	读写	15Eh	无变化

ADC12MEMx

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	ADC12的转换结果											
r0	r0	r0	r0	rw											

ADC12转换储存控制寄存器

寄存器	缩写	寄存器类型	地址	初始状态
ADC转换储存控制寄存器0	ADC12MCTL0	读写	080h	POR信号复位
ADC转换储存控制寄存器1	ADC12MCTL1	读写	081h	POR 信号复位
ADC 转换储存控制寄存器 2	ADC12MCTL2	读写	082h	POR 信号复位
ADC 转换储存控制寄存器 3	ADC12MCTL3	读写	083h	POR 信号复位
ADC 转换储存控制寄存器 4	ADC12MCTL4	读写	084h	POR 信号复位
ADC 转换储存控制寄存器 5	ADC12MCTL5	读写	085h	POR 信号复位
ADC 转换储存控制寄存器 6	ADC12MCTL6	读写	086h	POR 信号复位
ADC 转换储存控制寄存器 7	ADC12MCTL7	读写	087h	POR 信号复位
ADC 转换储存控制寄存器 8	ADC12MCTL8	读写	088h	POR 信号复位
ADC 转换储存控制寄存器 9	ADC12MCTL9	读写	089h	POR 信号复位
ADC 转换储存控制寄存器 10	ADC12MCTL10	读写	08Ah	POR 信号复位
ADC 转换储存控制寄存器 11	ADC12MCTL11	读写	08Bh	POR 信号复位
ADC 转换储存控制寄存器 12	ADC12MCTL12	读写	08Ch	POR 信号复位
ADC 转换储存控制寄存器 13	ADC12MCTL13	读写	08Dh	POR 信号复位
ADC 转换储存控制寄存器 14	ADC12MCTL14	读写	08Eh	POR 信号复位
ADC 转换储存控制寄存器 15	ADC12MCTL15	读写	08Fh	POR 信号复位

ADC12MCTLx

7	6	5	4	3	2	1	0
EOS	SREFx			INCHx			
rw-(0)							

注：ADC12MCTLx寄存器的值只有在ENC为0时，才能修改。

EOS 顺序转换结束控制位。指出是否为顺序转换的最后一次。

- 0 顺序转换没有结束
- 1 此次为最后一次转换

SREFx 基准源选择位

- 000 $V_{R+} = AV_{CC}, V_{R-} = AV_{SS}$
- 001 $V_{R+} = V_{REF+}, V_{R-} = AV_{SS}$
- 010 $V_{R+} = Ve_{REF+}, V_{R-} = AV_{SS}$
- 011 $V_{R+} = Ve_{REF+}, V_{R-} = AV_{SS}$
- 100 $V_{R+} = AV_{CC}, V_{R-} = V_{REF-} / Ve_{REF-}$
- 101 $V_{R+} = V_{REF+}, V_{R-} = V_{REF-} / Ve_{REF-}$
- 110 $V_{R+} = Ve_{REF+}, V_{R-} = V_{REF-} / Ve_{REF-}$
- 111 $V_{R+} = Ve_{REF+}, V_{R-} = V_{REF-} / Ve_{REF-}$

INCHx 输入通道选择位

- 0000 A0
- 0001 A1
- 0010 A2
- 0011 A3
- 0100 A4
- 0101 A5
- 0110 A6
- 0111 A7
- 1000 Ve_{REF+}
- 1001 V_{REF-} / Ve_{REF-}
- 1010 温度传感器
- 1011 $(AV_{CC}-AV_{SS}) / 2$
- 1100 $(AV_{CC}-AV_{SS}) / 2$
- 1101 $(AV_{CC}-AV_{SS}) / 2$
- 1110 $(AV_{CC}-AV_{SS}) / 2$
- 1111 $(AV_{CC}-AV_{SS}) / 2$

25. JTAG 熔丝检查模式

MS616F512NS有熔丝检查模式，此模式可以在上电复位（POR）后，初次处理JTAG端口时检查TDI引脚上熔丝的状态。当激活时，如果熔丝没有烧断，熔丝检查电流 I_{TF} （在3V时为1mA）将从TDI引脚流向地。必须注意应该避免意外地激活熔丝检查模式而增大整个系统的功耗。熔丝检查模式地激活发生在上电后TMS引脚的第一个下降沿或者上电时TMS保持为低。TMS引脚上的第二个上升沿关闭熔丝检查模式。关闭后，熔丝检查模式保持无效直到发生另一个POR。在每次POR之后，熔丝检查模式都可能激活。

熔丝检查电流仅当熔丝检查模式激活且TMS引脚处于低状态时才产生（见图23）。因此，可以通过将TMS引脚拉高（默认条件）来避免产生额外的电流。TMS管脚在内部已经上拉，所以不需要在外部连接上来电阻。

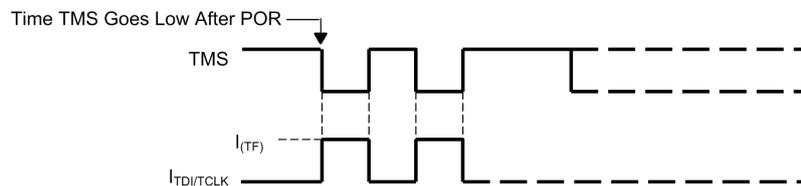
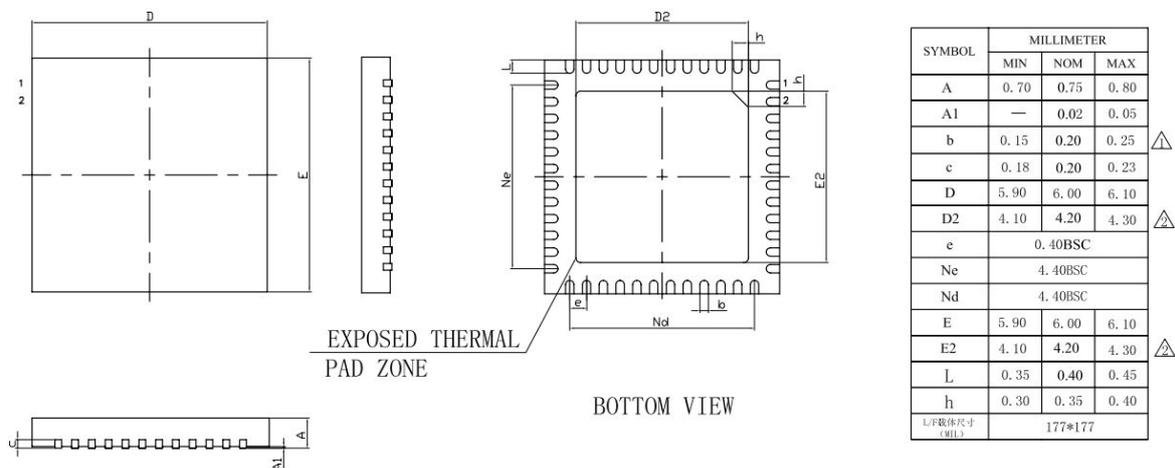


图21.熔丝检查电流图

26. 封装尺寸

QFN48



注：A.所有线性的直径都是以毫米为单位。

B.本公司有权在不另行通知的情况修改本封装图。

C.符合JEDEC MS-026标准。